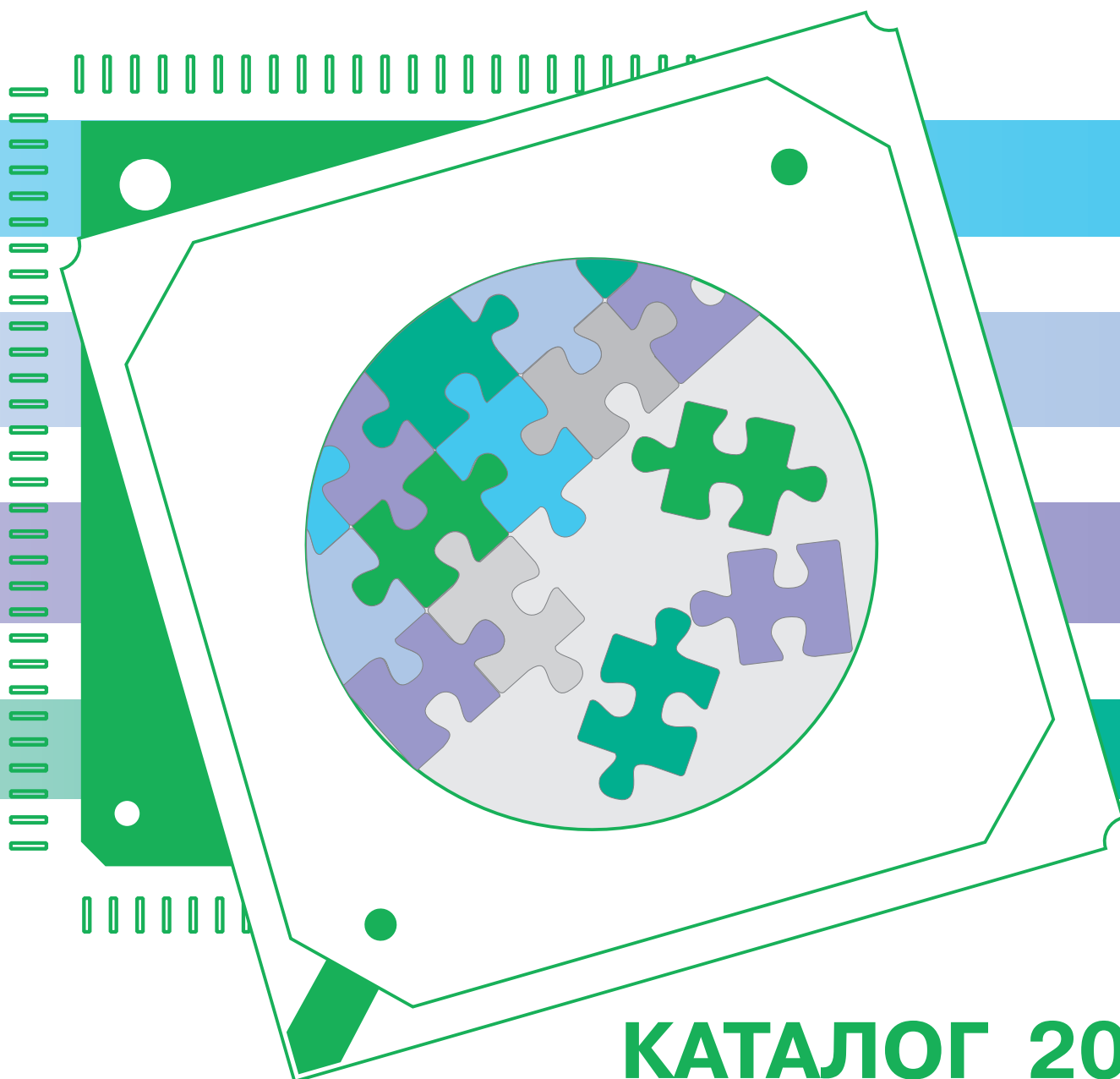




**ОТЕЧЕСТВЕННЫЕ МИКРОСХЕМЫ
НА БАЗЕ ПЛАТФОРМЫ «МУЛЬТИКОР»**



КАТАЛОГ 2010

Содержание

О компании ГУП НПЦ «ЭЛВИС»	2
Библиотека IP-ядер платформы проектирования «МУЛЬТИКОР».....	2
Области применения микросхем НПЦ «ЭЛВИС».....	3
Основные потребители микросхем	3
Сигнальные микропроцессоры «Мультикор»	4
1892ВМ3Т, 1892ВМ2Я, 1892ВМ4Я, 1892ВМ5Я, МС-24R2, NVCom-01, 1892ВМ7Я, MCom-01, МСТ-02R	
Технические характеристики и средства разработки	5
Производительность DSP-ядер.....	7
Серия «ФлексРадио»:	
Цифровой вычислительный синтезатор 1508ПЛ8Т.....	8
Микросхема ФАПЧ 1508ПЛ9Т	9
Серия «Мультифлекс»:	
Цифровой SDR-приемник 1288ХК1Т (MF-01)	10
Двухканальный аналого-цифровой контроллер ввода сигналов 9008ВГ1Я (АЦП)	12
Серия «Мультикор-конструктор»:	
Многоканальный коммутатор пакетной передачи данных 1892ХД2Я (МСК-01)	14
Многоканальный адаптер пакетной передачи данных 1892ХД1Я (МСВ-01)	15
SpaceWire – технология и стандарт высокоскоростных коммуникаций	16
Комплект микросхем «Мультиборт» для аэрокосмических применений	17
RAM-R, МС-24R2, МСТ-02R, МСК-02R, МСК-01, МСВ-01	
Программное обеспечение:	
Среда разработки и отладки программ MCStudio и MCStudio-ECL	18
Операционные системы Linux 2.6 и QNX 6.3	18
Прикладные библиотеки	19
Техническая поддержка	20

О компании



ГУП НПЦ «ЭЛВИС» является отечественным Fabless дизайн-центром, лидером в области проектирования многоядерных сигнальных микропроцессоров и «систем на кристалле» (СнК) в России. Второе направление активности фирмы – охраняемые технологии (в частности, видео-аналитика), где «ЭЛВИС» занимает лидирующие позиции в мире, являясь, в том числе, лауреатом многих национальных премий.

Предприятие создано в марте 1990 года на базе структурного подразделения НПО «ЭЛАС», выполнявшего в 1960-80 гг. передовые разработки в области космической электронной техники: от разработки собственных САПР до полностью законченных аппаратно-программных бортовых систем серии «Салют», функционировавших на борту станции «МИР».

В 1974 г., всего на 2 года позже Intel, был разработан первый в СССР КМОП микропроцессорный комплект сверхбольших интегральных схем (СБИС).

Коллектив и руководство компании

Коллектив предприятия – около 200 высококвалифицированных специалистов, в том числе доктора и кандидаты технических наук. Многие удостоены звания Заслуженный конструктор Российской Федерации и имеют правительственные награды.



Директор ГУП НПЦ «ЭЛВИС»
д.т.н., IEEE Member,
Петричкович
Ярослав Ярославович



Заместитель директора
по науке и технологиям,
Руководитель направлений
разработки СБИС,
к.т.н., IEEE Member
Солохина
Татьяна Владимировна

Платформа проектирования «МУЛЬТИКОР»

НПЦ «ЭЛВИС» обладает собственной инновационной платформой проектирования микросхем «МУЛЬТИКОР». Основой платформы является библиотека реализованных сложно-функциональных блоков (IP-ядер, IP – Intellectual Property).

В настоящее время в состав библиотеки входит около 50 «soft» и «hard» IP-ядер для проектных норм 0.25-0.09 мкм, что обеспечивает для НПЦ «ЭЛВИС» информационную независимость и возможность осуществления всего маршрута проектирования микросхем на территории России:

- процессорные DSP ядра серии «Elcore-xx» фиксированной и плавающей точкой SISD и SIMD-типа;
- ядра центрального процессора CPU на базе стандартной архитектуры, обеспеченного сопроцессором с плавающей точкой (FPU);
- 32/64-разрядные контроллеры портов внешней памяти, поддерживающие SRAM, SDRAM, FLASH, ROM, DDR;
- накристалльные коммутаторы;
- аналого-цифровые ядра PLL, DDS, DDC, АЦП, ЦАП, приемопередатчики LVDS и SPIO;
- контроллеры интерфейсов USB, PCI, Ethernet, I2C, MFBSPI, I2S, SPI, LPOR, GPIO, UART, LVDS, SpaceWire, serial RapidIO, ввода\вывода видеоданных;
- таймеры RTT, WDT, IT, контроллер OnCD и отладочный порт JTAG;
- специально-стойкие IP-ядра для космических применений.

Ключевыми партнерами в разработке СБИС и аппаратуры на их основе являются группа компаний «Ангстрем», ФГУП НИИ «Субмикрон». С участием российских университетов: ГУАП, МИФИ, МИЭТ, МТУСИ, МАИ, ОмГУПС проводятся исследования в области разработки комплектов СБИС и программного обеспечения для различных областей применения.

На основе платформы «МУЛЬТИКОР» НПЦ «ЭЛВИС» разработал и изготовил десятки высокоинтегральных микросхем мирового класса, в том числе: многоядерные сигнальные микропроцессоры, СнК для связи и навигации, радиочастотные и аналоговые микросхемы, микросхемы для космических применений.

Области применения микросхем

Области применения	Микросхемы
Системы управления, контроля, сбора данных	МСТ-02R, 1892ВМ3Т, 1892ВМ2Я, 9008ВГ1Я
Радиолокация	1892ВМ7Я, 1892ВМ5Я, 1508ПЛ8Т, 1508ПЛ9Т, 9008ВГ1Я
Радиосвязь, абонентские терминалы (TETRA и др.), модемы	NVCom-01, 1508ПЛ8Т, 1508ПЛ9Т, 9008ВГ1Я, 1288ХК1Т
Авионика	1892ВМ3Т, 1892ВМ5Я, 9008ВГ1Я, 1508ПЛ8Т
БПЛА	9008ВГ1Я, 1508ПЛ8Т
Обработка изображений	1892ВМ4Я, 1892ВМ5Я, 9008ВГ1Я
Аппаратура космического применения	МС-24R2, МСТ-02R, 1892ХД1Я, 1892ХД2Я, МСК-02R, RAM-R
Гидроакустика	SDADC, МСК-03, 1892ВМ5Я
Навигация GPS\ГЛОНАСС, цифровое телевидение, IP-камеры, IP-телефония	NVCom-01

Черным цветом выделены микросхемы, доступные для заказа.

Серым цветом – находящиеся в стадии разработки.

Основные потребители (всего более 140):

ОАО «Концерн ПВО «Алмаз-Антей»
ОАО «Концерн «Созвездие»
ОАО «Корпорация «Тактическое Ракетное Вооружение»
ОАО «Корпорация «Аэрокосмическое оборудование»
ОАО «Концерн «Радиостроения «Вега»
ОАО «Военно-Промышленная Корпорация «НПО Машиностроение»
ОАО «Концерн «Морское подводное оружие – Гидроприбор»
ОАО «Концерн «Океанприбор»
ОАО «Концерн «ЦНИИ «Электроприбор»
ОАО «Концерн «Радиотехнические и информационные системы»
ОАО «Холдинговая компания «Ленинец»
ОАО Холдинг «Информационные спутниковые системы»
ОАО «Ракетно-космическая корпорация «Энергия» имени С.П. Королева»
ОАО «Всероссийский научно-исследовательский институт радиотехники»
ФГУП «НПП «Полет»
ФГУП НИИ «СУБМИКРОН»

Сигнальные процессоры серии «Мультикор»

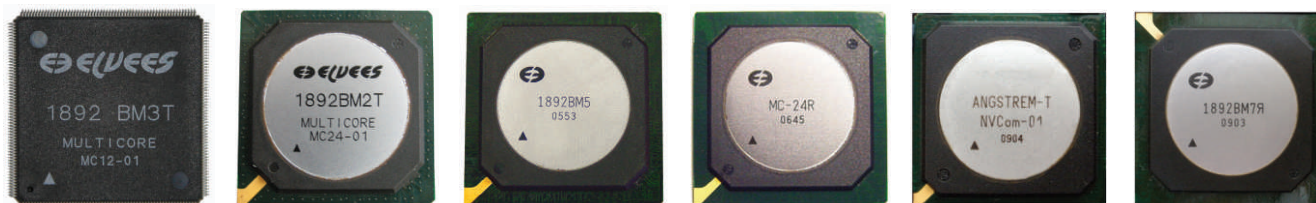
Сигнальные процессоры серии «Мультикор» – это однокристалльные программируемые много-процессорные «системы на кристалле», спроектированные на базе библиотеки IP-ядер платформы «МУЛЬТИКОР».

Процессоры серии «Мультикор» сочетают в себе лучшие качества двух классов приборов: микроконтроллеров и цифровых процессоров обработки сигналов (DSP), что позволяет решать в рамках одной микросхемы одновременно обе задачи: управления и высокоточной обработки информации.

Большинство микросхем спроектированы специалистами ГУП НПЦ «ЭЛВИС» в тесном стратегическом партнерстве с центром проектирования «АНГСТРЕМ-М» (топологическое проектирование СБИС) и ориентированы для воспроизводства на отечественной фабрике.

В качестве процессорных блоков используются:

- процессорные RISC - ядра с архитектурой MIPS32, выполняющие функции центрального процессора системы (CPU);
- высокопроизводительные ядра процессоров-акселераторов для цифровой обработки сигналов (DSP) с плавающей/фиксированной точкой ELcore-xx (ELcore = Elvee's core).



Процессорные CPU и DSP ядра работают независимо друг от друга (каждый по своей собственной программе) и вследствие этого представляют систему на кристалле MIMD - архитектуры (MIMD - Multiple Instructions Multiple Data).

Микросхемы в зависимости от модели содержат от 2 до 8 Мбит внутренней памяти, периферийные SHARC-совместимые линки и последовательные порты, I2C, I2S, USB, Ethernet, PCI, UART, JTAG, порты ввода/вывода видео, а также гиперлинки типа SpaceWire и Serial RapidIO.

Ряд процессоров содержат многофункциональный буферизированный последовательный порт MFBSP, предназначенный для обмена данными по одному из следующих интерфейсов: LPORT, SPI, I2S, либо для работы в режиме выводов общего назначения GPIO.

Процессор NVC0m-01 («Навиком») дополнительно содержит на кристалле 48-канальный навигационный коррелятор с устройством быстрого поиска, работающий с сигналами GPS C/A, GPS L2C, ГЛОНАСС.

Внутренние интерфейсы микросхем выполнены в соответствии со спецификацией коммутатора AXI архитектуры AMBA (Advanced Microcontroller Bus Architecture), кроме процессоров 1892BM3T и 1892BM2Я, выполненных на базе шины АНВ.

Коммутатор обеспечивает передачу данных между любым исполнительным устройством (Slave) и любым задатчиком (Master). При этом процесс передачи данных между любыми парами Slave-Master выполняется параллельно и без конфликтов.

Исполнительными устройствами являются блоки внутренней памяти (CRAM, память DSP0-DSP3) или любая внешняя память, доступная через MPORT. Задатчиками могут быть CPU и каналы DMA.

Все процессоры серии «Мультикор» совместимы по программному обеспечению снизу-вверх. К примеру, код для 1892BM3T полностью выполняется на 1892BM2Я, что обеспечивает для пользователей комфортный переход с одной микросхемы на другую.

Важным преимуществом отечественных микросхем является высокая плотность кодов для DSP-ядер, которая характеризуется длиной программ для той или иной функции, что приводит к более эффективному использованию памяти и снижению энергопотребления.

На CPU-ядро сигнальных микропроцессоров «Мультикор» были портированы ядра операционных систем Linux 2.6 и ОС реального времени QNX6.3 (Neutrino).

Технические характеристики процессоров серии «Мультикор»

Процессор	Тактовая частота, МГц	Технология, нм	CPU/DSP	MFLOP (DSP), float32	ОЗУ, Мбит	LPорт/ GPIO/ SPORT/ UART/ LVDS	MFBSР/ I2C	Ethernet/ USB/ PCI/ sRIO	P, Вт	Корпус	Статус
1892ВМ3Т	80	250	1/1	240	2	4/40/2/1/-	-/-	-/-/-/-	1.2	PQFP240	серия
1892ВМ2Я	80	250	1/1	480	1.7	4/40/2/1/-	-/-	-/-/-/-	1.4	BGA292	серия
1892ВМ4Я	100	250	1/2	1200	2.7	-/-/-/1/-	-/-	-/-/2/-	1.6	BGA416	ограниченный заказ
1892ВМ5Я	100	250	1/2	1200	2.7	4/40/-/1/-	-/-	-/-/1/-	1.6	BGA416	ограниченный заказ
MC-24R2	100	250	1/1	600	2.5	*4/40/4/1/2	4/-	-/-/-/-	-	BGA416	образцы
NVCom-01	300	130	1/2	3600	4	*4/40/4/2/-	4/-	1/1/-/-	1	BGA400	образцы
MCT-02R	100	250	1/-	-	17	*4/40/4/4/-	4/-	-/-/-/-	-	PGA	в разработке
MCom-01	250	130	1/4	6000	6	*2/20/-/1/2	2/1	1/1/1/2	-	BGA784	переводится на 130 нм
1892ВМ7Я	300	130	1/4	7200	6	*2/20/-/1/2	2/1	1/1/1/2	-	-	переводится на 130 нм

Примечания:

1. Диапазон рабочих температур для всех процессоров от -60 до +85°C, кроме NVCom-01.
2. *MFBSР = LPорт / 10 GPIO / SPORT (SPI) / I2S.
3. Процессоры MC-24R2 и MCT-02R обладают повышенной стойкостью к воздействиям специальных факторов.
4. Процессоры 1892ВМ7Я, MCom-01 и NVCom-01 содержат также порт ввода/вывода видеоданных.
5. Процессор NVCom-01 дополнительно содержит на кристалле 48-канальный навигационный коррелятор GPS C/A, GPS L2C, ГЛОНАСС СТ с устройством быстрого поиска.

Средства разработки и отладки

Процессор	Отладочный комплект	Инструментальное ПО	JTAG эмулятор
1892ВМ3Т	MC-12EM, MC-12EM-3U	MCStudio2, MCStudio-ECL	JTAG-EPP, USB-JTAG
1892ВМ2Я	MC-24EM, MC-24EM-3U, SpaceWire MC-24EM, ADP24PCI	MCStudio2, MCStudio-ECL	JTAG-EPP, USB-JTAG
1892ВМ5Я	MC-0226EM	MCStudio2	JTAG-EPP, USB-JTAG
MC-24R2	MC-24R2T3EM	MCStudio2	JTAG-EPP, USB-JTAG
NVCom-01	NVCom-01EM	MCStudio 3M	JTAG-EPP, USB-JTAG

CPU-ядро является ведущим в многопроцессорной конфигурации микросхем и выполняет основную программу. Для CPU-ядра, выполняющего функцию «топ-менеджера» на кристалльной многопроцессорной системы обеспечен доступ к ресурсам «интеллектуальных акселераторов» – DSP-ядер, являющихся ведомыми по отношению к CPU-ядру: обмен данными CPU-ядра с ресурсами DSP-ядер выполняется по командам LOAD, STORE.

CPU-ядро управляет работой DSP-ядер, запуская их на выполнение собственных сложных программ DSP, хранящихся в собственных локальных памяти. Программы для DSP-ядер могут быть загружены в локальные памяти программ DSP – ядер при помощи DMA-контроллера. С другой стороны, DSP-ядра могут формировать следующие прерывания в CPU-ядро: программное; по переполнению стека; при выполнении команды STOP; при достижении адреса останова при исполнении программы до адреса останова или завершении требуемого числа шагов при пошаговом исполнении программы.

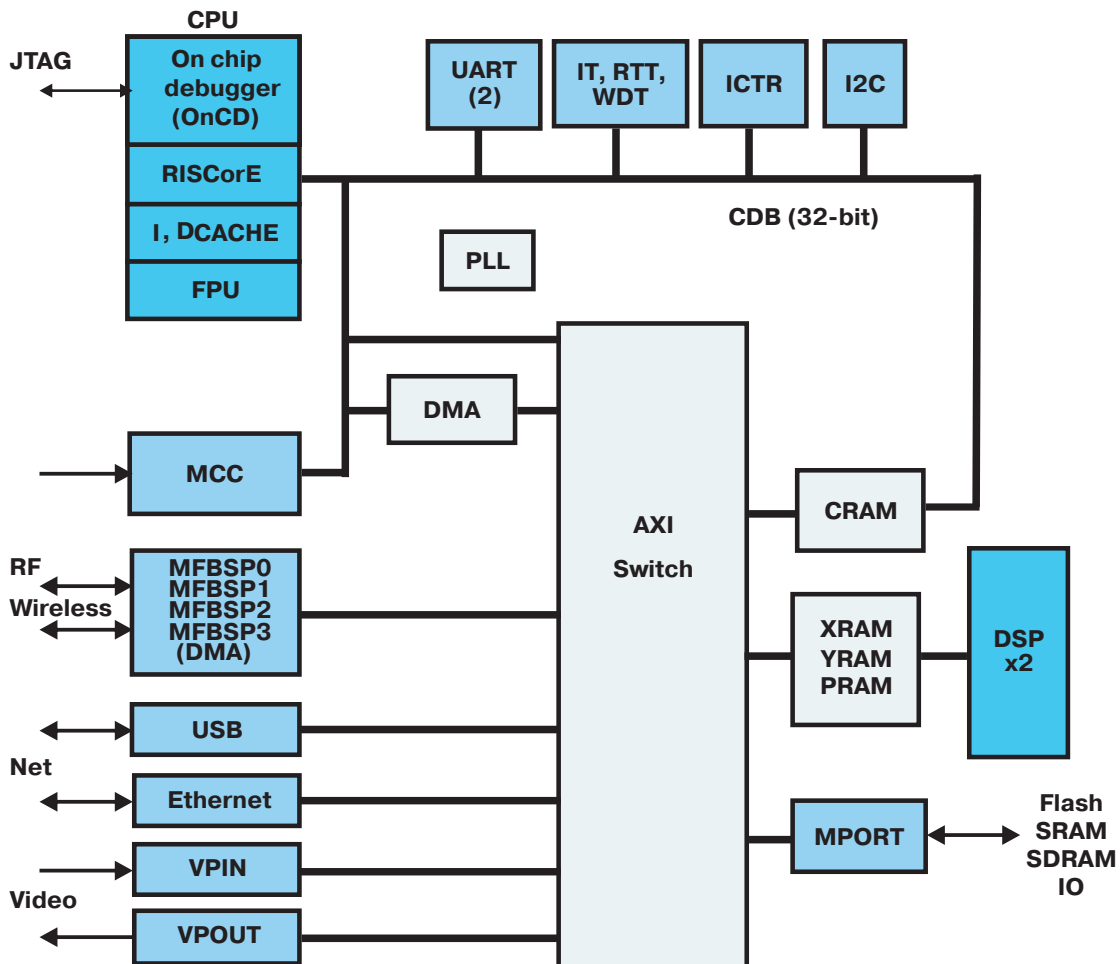
Архитектура процессоров «Мультикор» построена на принципе развитого иерархического парал-

лелизма, который распространяется и на возможность построения многопроцессорных систем на основе микросхем «Мультикор».

Такой параллелизм позволяет поддерживать пиковую производительность микросхем не только при обработке потоков сигналов и изображений, а также в режиме ввода и вывода потоков данных и инструкций. Это свойство обеспечивается на большинстве практических задач обработки сигналов/изображений реального времени.

Одновременно в одном такте выполнения VLIW – подобной инструкции DSP – ядра может выполняться до 100 операций типа «сложение-умножение» при относительно небольшом числе стадий процессорного конвейера (от 3 до 7). Эффективные потоки ввода-вывода информации в микросхему обеспечиваются несколькими распределенными многоканальными интеллектуальными контроллерами прямого доступа (DMA) с поддержкой режимов самосинхронизации ресурсов микросхемы.

Ниже приведена типовая структурная схема процессоров «Мультикор» на примере сигнального процессора NVCom-01:



Производительность DSP-ядер процессоров «Мультикор»

Процессор	1892ВМ3Т	1892ВМ2Я	1892ВМ5Я	NVCom-01	1892ВМ7Я
Тактовая частота, МГц	80	80	100	300	300
Пиковая производительность (умножение, сложение, вычитание)					
int 16, млн. оп/с	640	1280	3200	19200	38400
float 32, млн. оп/с	240	480	1200	3600	7200
int 32, млн. оп/с	320	640	1600	4800	9600
int 8, млн. оп/с	1440	2880	7200	28800	57600
Пиковая производительность, MAC					
int 16, млн. оп/с	160	320	800	4800	9600
float 32, млн. оп/с	80	160	400	1200	2400
int 32, млн. оп/с	80	160	400	1200	2400
Пиковая производительность, CMAC (комплексные данные)					
int 16, млн. оп/с	-	-	-	1200	2400
int 8, млн. оп/с	160	320	800	2400	4800
КИХ-фильтр, действительные данные и коэффициенты, 35 отводов, 1024 входных данных, без прореживания, формат 16·16+32/64, фиксированная точка, мкс	275	192	77	10	5
КИХ-фильтр, действительные данные и коэффициенты, 50 отводов, 1024 входных данных, без прореживания, формат 16·16+32/64, фиксированная точка, мкс	363	243	97	13,4	6,7
БПФ-1024, комплексные данные					
формат (16+j16), блочная плавающая точка, мкс	145	72	29	4,6	2,3
формат (32+j32), плавающая точка, мкс	273	136	55	17,9	9
БПФ - 256, комплексные данные					
формат (16+j16), блочная плавающая точка, мкс	28,9	14,5	5,8	1	0,5
Операция ACS (сложение + сравнение + выбор) – базовая операция декодера Витерби, 16-разр. метрики путей, нс/метрика	12,5	6,3	2,5	1,3	0,7

Цифровой вычислительный синтезатор 1508ПЛ8Т

Микросхема 1508ПЛ8Т двухканального широкополосного цифрового вычислительного синтезатора (DDS) предназначена для синтеза прямоугольных и гармонических немодулированных и модулированных сигналов в полосе частот до 350 МГц (квадратурных сигналов в полосе частот до 700 МГц), используемых в системах связи и радиолокации.



По совокупности реализованных функций синтеза и разнообразию интерфейсов управления и передачи данных данный синтезатор превосходит свои аналоги (AD9952, AD9858, AD9854, AD9852, AD9850, AD9830), а по параметрам встроенных ЦАП не уступает AD9858 и другим подобным изделиям.

Энергопотребление микросхем 1508ПЛ8Т существенно меньше, чем у аналогичных по классу устройств.

Режимы модуляции обеспечивают линейно-частотную модуляцию (ЛЧМ), амплитудную, фазовую, частотную модуляции и их комбинации, включая QAM-64.

Интерфейс синхронизации нескольких микросхем обеспечивает возможность применения 1508ПЛ8Т в системах с ФАР и ААР.

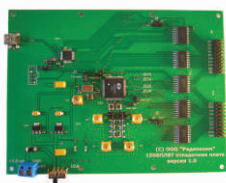
Предусмотрена возможность работы микросхем совместно с внешними схемами ФАПЧ и ГУН для синтеза ЛЧМ-сигналов в диапазоне до нескольких гигагерц с сохранением высокой точности и скорости перестройки частоты.

Микросхема подключается к сигнальным процессорам серии «Мультикор» без дополнительной логики.

Основные характеристики:

- Два канала ЦВС с независимой регулировкой частоты, фазы, амплитуды и смещения.
- Возможность совместного использования каналов для синтеза квадратурных сигналов.
- Тактовая частота до 800 МГц (1000 МГц в нормальных условиях).
- Приемник дифференциального тактового сигнала частотой до 4 ГГц.
- Управляемый делитель тактовой частоты.
- Два 10-бит ЦАП 800 МГц (до 1000 МГц).
- Виды модуляции: ЛЧМ, ФМ, АМ, ЧМ, QAM.
- Кусочно-линейная коррекция параметров сигнала в режиме ЛЧМ.
- 64 профиля для быстрого (<10 нс) переключения параметров сигналов.
- Гауссова фильтрация параметров модуляции.
- Компаратор 500 МГц.
- 48-бит аккумуляторы частоты и фазы.
- 16-бит начальная фаза.
- 13-бит умножитель амплитуды.
- 12-бит смещение выхода.
- 15-бит таблица синусов.
- Возможность рандомизации фазы и амплитуды.
- Последовательный и параллельный интерфейсы управления, линк-совместимый интерфейс данных.
- Интерфейс синхронизации нескольких микросхем.
- Диапазон температур: от -60 до +85 °С.
- Напряжение питания: 1.8/3.3 В.
- Потребляемая мощность: <700 мВт.
- Корпус: LQFP100, 14x14 мм.

Отладочная плата для 1508ПЛ8Т



- Простое подключение устройства пользователя для управления микросхемой цифрового вычислительного синтезатора.
- Программное обеспечение с возможностью доступа к значениям регистров.
- Управление платой по шине USB 2.0 от компьютера.

Поставщик: ООО «Радиокомп», Москва

Микросхема ФАПЧ 1508ПЛ9Т

Микросхема 1508ПЛ9Т предназначена для использования в синтезаторах несущих и гетеродинных частот, а также в синтезаторах сигналов приемо-передающих устройств радиолокационных и связных комплексов в VHF, L и S диапазонах.



1508ПЛ9Т содержит целочисленный делитель входной тактовой частоты, построенный на основе предделителя и счетчика, сигма-дельта модулятор для формирования дробных коэффициентов деления, 14-бит делитель опорной тактовой частоты, фазовый детектор с генератором тока для управления внешним ГУН и схему управления.

СБИС может работать в режимах целочисленного и дробного коэффициентов деления.

Установка параметров и управление СБИС осуществляется с помощью SPI-совместимого последовательного интерфейса.

Кроме этого, предусмотрена возможность управления целочисленным коэффициентом деления по параллельной шине и режим работы СБИС с непосредственным управлением через внешние выходы (без SPI интерфейса, что позволяет исключить использование микропроцессора).

Возможность управления коэффициентами деления по параллельным шинам позволяет использовать микросхему для синтеза модулированных сигналов, в том числе широкополосных ЛЧМ-сигналов.

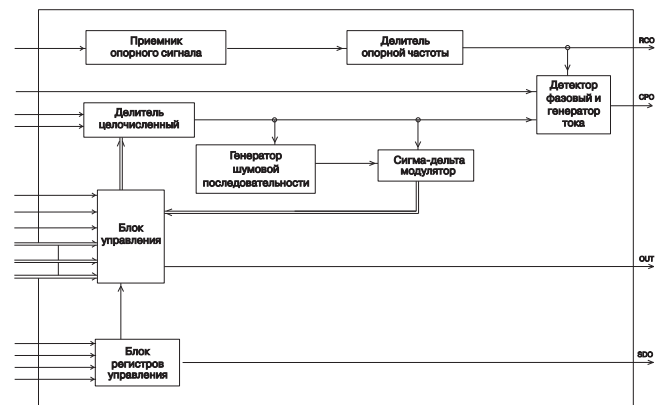
Импортозамещение:

- ADF41xx и ADF42xx (Analog Devices);
- LMX23xx и LMX24xx (National Semiconductor).

Основные характеристики:

- Входная частота до 3 ГГц, опорная тактовая частота до 250 МГц.
- Частота фазового детектора до 75 МГц.
- Коэффициенты деления предделителя 4/5, 8/9, 16/17 и 32/33.
- Целочисленные и дробные коэффициенты деления.
- Устройство рандомизации помех дробности.
- Последовательный порт управления SPI.
- Возможность управления коэффициентами деления по параллельным шинам.
- Относительный уровень собственных шумов при работе фазового детектора:

Частота	дБн/Гц, не более
0.2 МГц	минус 147
1 МГц	минус 142
10 МГц	минус 132
26 МГц	минус 126
- Диапазон рабочих температур от -60 до +85 °С.
- Напряжение питания: 1.8/3.3 В.
- Потребление не более 80 мВт.
- Корпус LQFP48, 9x9 мм.



Отладочная плата для 1508ПЛ9Т



- Модульная конструкция, обеспечивающая использование любых ГУН и фильтров.
- Простое подключение устройства пользователя для управления микросхемой 1508ПЛ9Т.

Поставщик: ООО «Радиокомп», Москва

Цифровой SDR-приемник 1288ХК1Т (MF-01)

НПЦ «ЭЛВИС» разрабатывает серию перепрограммируемых микросхем «Мультифлекс», основанных на SDR технологии, для цифрового преобразования частоты в системах ввода и предобработки сигналов.

В состав серии входят микросхемы 1288ХК1Т (DDC – Digital Down Converter) и MF-02 (DDC/DUC), предназначенные для использования в приеме-передающих трактах аппаратуры радиосвязи, фазированных антенных решетках (ФАР), в радарх и сонарах.



Внедрение методов ЦОС в СВЧ-блоки коммуникационных антенн и ФАР обеспечивает реализацию целого спектра задач обнаружения и пространственной селекции сигнала, включая технологии «умной антенны».

Применение цифровой обработки сигнала на промежуточной частоте позволяет снизить требования к аналоговому тракту и упростить реализацию и/или улучшить производительность системы в целом.

В микросхеме 1288ХК1Т (MF-01) реализованы функции преобразование входного сигнала с промежуточной частоты на низкую частоту с последующей фильтрацией и децимацией сигнала.

1288ХК1Т содержит четыре канала, реализующих функции гетеродинирования, децимации и канальной фильтрации входного сигнала.

Цифровой квадратурный гетеродин обеспечивает перенос спектра входного действительного сигнала с промежуточной частоты на низкую

частоту, умножая отсчеты входного сигнала на отсчеты опорного сигнала.

Фильтры-дециматоры (СIC) с фиксированными коэффициентами используются для предварительной децимации сигнала при больших значениях коэффициента децимации.

Два каскада программируемых КИХ фильтров-дециматоров могут быть использованы для последующей децимации с небольшими коэффициентами децимации, коррекции искажений АЧХ, вызванных СIС-фильтрами и канальной фильтрации.

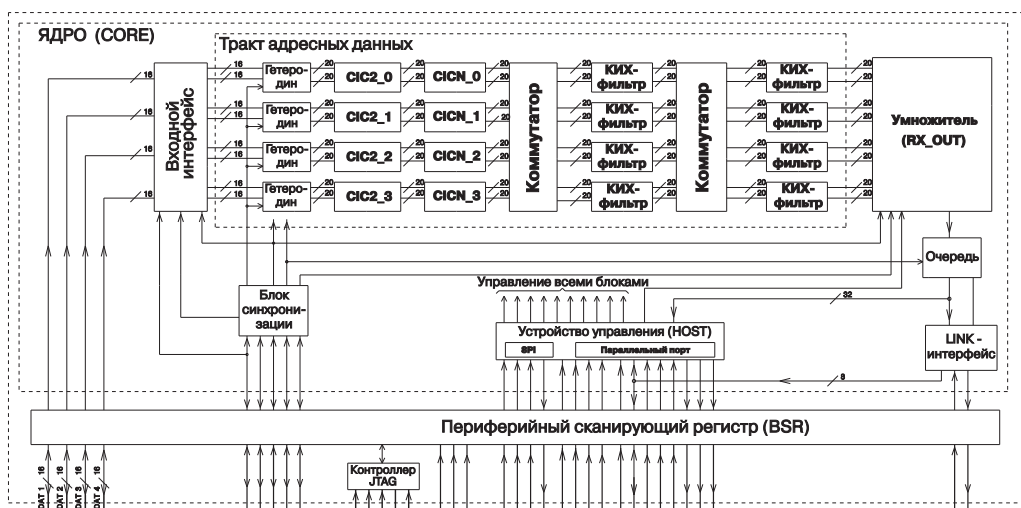
Комплексный умножитель выходного сигнала позволяет осуществлять плавную регулировку усиления канала и управление фазой выходного сигнала, что может быть использовано для улучшения динамического диапазона тракта обработки, построения АРУ или систем ФАР и ААР.

В 1288ХК1Т предусмотрена синхронизация работы нескольких микросхем, что позволяет использовать их в системах ФАР и ААР.

Разнообразие интерфейсов и режимов их работы позволяют подключать 1288ХК1Т к различным микропроцессорам без использования дополнительной логики.

Разрабатываемый цифровой 4-канальный приемопередатчик MF02 (DDC/DUC) позволит строить современные узкополосные и широкополосные системы связи с высокой пропускной способностью по обработке сигналов при частоте дискретизации до 300/500 МГц при реализации по (130/90) нм проектным нормам.

MF02 обеспечен интерфейсами высокоскоростных коммуникаций Serial RapidIO и SpaceWire для совместной работы данной микросхемы с процессорами и коммутаторами, либо для работы с современными высокоточными и скоростными АЦП.



Основные характеристики:

- Четыре канала цифрового приемника с возможностью объединения каналов для построения широкополосного тракта.
- Скорость отсчетов входного сигнала: 100 Мвыб/с на каждый канал.
- Тип входного сигнала: цифровой, действительный/комплексный 16-битный или комплексный 8-битный.
- SFDR гетеродина: не хуже 100 Дб.
- Точность настройки гетеродина: 0.025 Гц при частоте входных отсчетов 100 МГц.
- Двухкаскадный фильтр-дециматор с фиксированными коэффициентами и общим коэффициентом децимации: 1 – 16384.
- Два программируемых КИХ-фильтр-дециматора 64-го порядка в каждом канале:
 - 3.125 Мвыб/с для каждого канала;
 - 12.5 Мвыб/с при объединении каналов.
- Регулировка уровня сигнала с шагом 6 дБ в каждом каскаде фильтрации.
- Плавная регулировка уровня сигнала с шагом 2^{-14} на выходе каждого канала.
- Буфер выходных данных на 512 отсчетов.
- Интерфейсы выходных данных: 4/8 бит SHARC-совместимый линк-порт, 16/32 бит параллельный интерфейс.
- Интерфейсы управления: последовательный синхронный порт, 16/32 бит параллельный порт.
- Синхронизация работы нескольких микросхем, включая синхронный старт/стоп, очистку тракта, установку гетеродинов и умножителей плавной регулировки уровня сигнала.
- Питание: цифровое ядро +2.5 В, контактные площадки +3.3 В.
- Максимальное потребление: 750 мВт.
- Диапазон температур: -60..+85 °С.
- Корпус: PQFP208, 30.6 x 30.6 мм.

Сравнение 1288ХК1Т (MF-01) с зарубежными микросхемами

Параметры	1288ХК1Т	AD6620	AD6634	GC4016
Количество каналов обработки	4	1	4	4
Количество независимых 16-битных входов	4	1	2	3
SFDR гетеродина, ДБ	>100	>100	>100	>100
Каскады CIC децимации	CIC2+CIC4-6	CIC2+CIC5	CIC2+CIC5	CIC4
КИХ-фильтр-корректор	64 порядка	нет	нет	21 порядка
Канальный КИХ-фильтр, порядка	64(128)	256	160	63(84)
Тактовая частота, МГц	100	65	80	100
Скорость работы канального фильтра 64 порядка, МВыб/с	3.125	1	1.25	2.5
Производительность, ММАС	~2600	260	~1200	~2500

Отладочный комплект MF-01EM

- Программа разработки фильтровых трактов MFStudio.
- Поведенческая модель микросхемы на С++ (симулятор).
- Программное обеспечение с возможностью доступа к значениям регистров.
- Управление платой по шине USB от компьютера.

Двухканальный аналого-цифровой контроллер ввода сигналов 9008ВГ1Я (АЦП)

Микросхема 9008ВГ1Я представляет собой 2-канальный аналого-цифровой контроллер (АЦП).

Макетные образцы микросхем 9008ВГ1Я имеют маркировки 2008ВГ1Я.



9008ВГ1Я оцифровывает внешние сигналы/изображения, хранит их в буферной памяти типа FIFO и выводит информационный поток через интерфейс порта памяти MPORT для дальнейшей обработки процессором.

Кроме того, цифровой контроллер позволяет выводить данные непосредственно с выходов АЦП (минуя буферную память и интерфейс MPORT), например, в 1288ХК1Т (Digital Down Converter).

9008ВГ1Я программно совместим для обмена 16/32-разрядными данными с портом памяти сигнальных микропроцессоров серии «Мультикор».

Области применения:

Микросхема 9008ВГ1Я предназначена для построения многоканальных систем ввода аналоговых сигналов/изображений. Практическое применение возможно в таких областях, как:

- системы ввода изображения, в том числе системы тепловидения;
- радиосвязь;
- радиолокационные системы;
- гидроакустические системы;
- измерительная техника;
- системы сбора данных и управления;
- системы промышленного контроля.

Импортозамещение

9008ВГ1Я может быть использована в качестве обычного двухканального АЦП, а также замены микросхем AD9225, AD9235, AD9237, AD9238, AD9240, ADS850 (Analog Devices), LTC2246, LTC2226 (Linear Technology).

Основные характеристики:

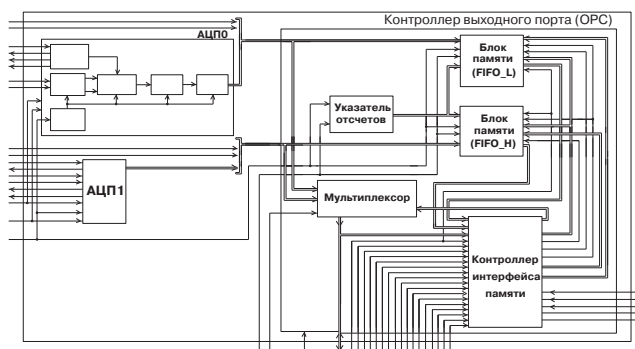
- Тактовая частота АЦП 20 МГц.
- Частота входного сигнала до 140 МГц.
- Буферная память типа FIFO глубиной 4096*2 отсчетов.
- Возможность непосредственного доступа к встроенным АЦП.
- Интерфейс памяти, позволяющий имитировать режимы работы SRAM, SDRAM.
- 32/16-разрядный режимы работы интерфейса памяти MPORT с частотой до 100 МГц.
- Возможность объединения микросхем в группы для совместной работы на одной выходной шине данных - до 8 микросхем в составе двух групп.
- Потребление не более 350 мВт.
- Питание: цифровое 2.5В ядро, 3.3В периферия; аналоговое: 3.0; допустимое изменение напряжения +/- 5%.
- Диапазон температур от -60 до +85 °С.
- Корпус BGA-192, 17x17 мм, шаг 1 мм.

В состав микросхемы 9008ВГ1Я входят следующие блоки:

- два дифференциальных аналого-цифровых преобразователя (АЦП) конвейерного типа с разрядностью 14 бит;
- контроллер выходного порта.

В состав контроллера выходного порта входят:

- два блока памяти FIFO_L и FIFO_H размером 4096*16 бит каждый;
- мультиплексор выходного потока данных;
- контроллер интерфейса памяти.



При построении многоканальных систем ввода аналоговых сигналов используется возможность разделения микросхем 9008ВГ1Я на 2 адресные группы, а также возможность объединения от 1 до 4 микросхем 9008ВГ1Я в составе одной адресной

группы. Таким образом, многоканальная система ввода аналоговых сигналов может состоять максимум из 8 микросхем 9008ВГ1Я, разбитых на 2 адресные группы – по 4 микросхемы в каждой группе.

Основные электрические параметры и динамические характеристики 9008ВГ1Я

Параметры / обозначение		MIN	TYP	MAX	Размерность
Разрешение	N		14		бит
Дифференциальная нелинейность	DNL	-1.0	±0.5	+1.0	бит
Интегральная нелинейность	INL	-4.0	±1.0	+4.0	бит
Частота преобразования	Fs	20			МГц
Аналоговый вход:					
полоса пропускания по уровню -3 дБ	Fin	250			МГц
дифференциальное напряжение полной шкалы	Uin	1.0		2.0	В(п-п)
синфазное напряжение полной шкалы	Uins	1.0	1.5	1.9	В
входной ток по каждому выводу	Iin	-10		10	мкА
Отношение сигнал/шум при Fin:					
- 12.5 МГц		72.5	74.0		дБ
- 140 МГц			73		дБ
Отношение сигнал/шум с искажением при Fin:					
- 12.5 МГц	SINAD	72.0	74		дБ
- 140 МГц			71.8		дБ
Уровень наихудшей гармоники 2 или 3 при Fin:					
- 12.5 МГц	WH23		-90	-76	дБ
- 140 МГц			-80		дБ
Динамический диапазон свободный от помех, однотональный при Fin					
- 12.5 МГц	SFDR	84	95		дБ
- 140 МГц			90		дБ

Многоканальный коммутатор пакетной передачи данных 1892ХД2Я (МСК-01)

1892ХД2Я (МСК-01) представляет собой однокристалльный 16-канальный маршрутизирующий коммутатор пакетной передачи данных по дуплексным последовательным высокоскоростным каналам SpaceWire.

Микросхема предназначена для построения масштабируемых коммуникационных структур распределенных вычислительных и управляющих комплексов, работающих в реальном масштабе времени.



1892ХД2Я обеспечивает коммутацию пакетов «на лету», а также коммутацию с буферизацией между 16 каналами SpaceWire с аппаратно реализованной маршрутизацией типа «червячный ход».

МСК-01 поддерживает организацию системы единого времени и системы распределенных прерываний для терминальных (процессорных) модулей в распределенном комплексе, а также обеспечивает минимальные накладные расходы на передачу полезной информации.

МСК-01 обеспечивает динамическое перераспределение информационных потоков между терминальными модулями, а также возможность построения отказоустойчивых конфигураций.

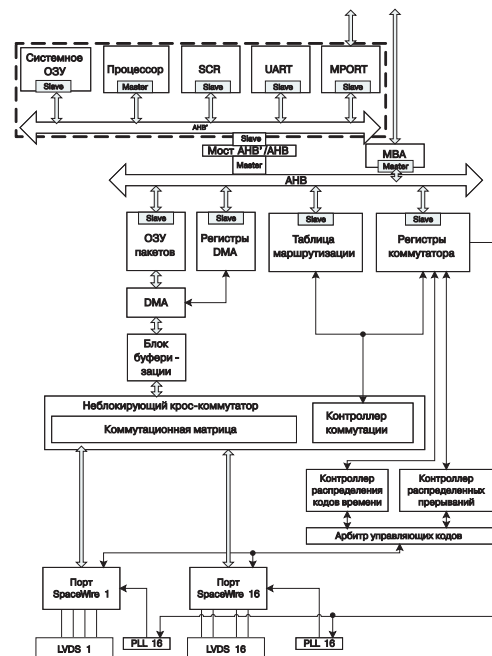
МСК-01 позволяет обеспечить взаимодействие модулей в широком диапазоне возможностей: от передачи разнородного потока коротких пакетов с использованием технологии виртуальных каналов до непрерывного однородного потока данных, например, от датчиков к DSP.

МСК-01 позволяет строить коммуникационные сети диаметром от 20 метров до нескольких сотен метров (при использовании МСК-01 в качестве сетевых узлов).

В стадии разработки – микросхема **МСК-02R** с повышенной стойкостью к воздействию специальных факторов.

Основные характеристики:

- 16-каналов SpaceWire (стандарт ECSS-E-ST-50-12C), скорость передачи от 2 до 400 Мбит/с на расстоянии до 10 метров при использовании кабелей и разъемов, соответствующих стандарту.
- Распределение меток времени, а также кодов распределенных прерываний в соответствии со стандартом SpaceWire.
- Встроенные LVDS-приемопередатчики ANSI/TIA/EIA-644.
- Встроенное MIPS32-совместимое процессорное CPU-ядро позволяет организовать детальную обработку ошибочных ситуаций, динамический подбор скоростей передачи, мониторинг и администрирование работы МСК-01 и коммуникационных сетей на их основе.
- 32-разрядный порт внешней памяти, а также порт МВА с возможностью подключения к внешним процессорам.
- Интерфейс UART.
- Диапазон температур от -60 до +85 °С.
- Корпус-HSBGA416, 35x35 мм.



Отладочный комплект МСК-01ЕМ



- Отладочный модуль с управлением по COM-порту от компьютера.
- Программа SPINSAW рабочего места администратора сети.
- Библиотека функций для управления по UART коммутатором 1892ХД2Я со стороны внешнего процессора, а также встроенное программное обеспечение для 1892ХД2Я.

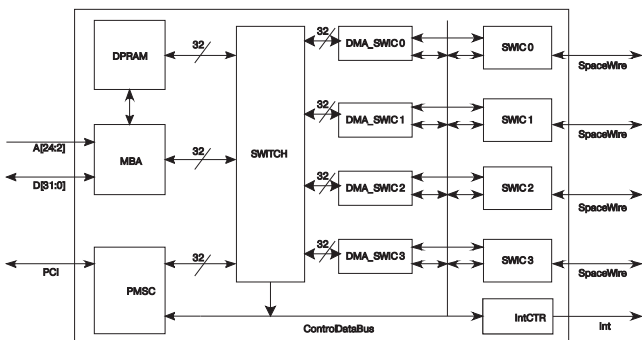
Многоканальный адаптер пакетной передачи данных 1892ХД1Я (МСВ-01)

Микросхема 1892ХД1Я (МСВ-01) - многоканальный адаптер пакетной передачи данных, предназначенный для сопряжения микропроцессоров с сетью SpaceWire, PCI-устройств с интерфейсом SpaceWire, а также для организации взаимодействия между микропроцессорами и устройствами на шине PCI.



МСВ-01 обменивается данными с процессором или другими устройствами через интерфейс асинхронной памяти или интерфейс PCI.

Интерфейс PCI может функционировать в 64-х разрядном и 32-х разрядном режиме, частота 33 или 66 МГц.



1892ХД1Я также содержит статическое ОЗУ объемом 2 Мбита, доступное для задач пользователей.

МСВ-01 генерирует для процессоров (на шине памяти и на шине PCI) прерывание, причиной которого могут являться: установка соединения по каналу SpaceWire, разрыв соединения, получение маркера времени или конца пакета, ошибки при обращении контроллеров SpaceWire к памяти, завершение областей памяти, на которые настроены контроллеры SpaceWire.

Основные характеристики:

4 контроллера SpaceWire (ECSS-E-ST-50-12C), обеспечивающих:

- скорость передачи от 2 до 400 Мбит/с на расстояниях до 10 метров при использовании кабелей и разъемов, соответствующих стандарту;
- дуплексный режим;
- независимую настройку скоростей передачи;
- аппаратное детектирование ошибок связи: разъединение, ошибки четности;
- возможность программной адаптивной подстройки скорости;
- обмен с памятью через DMA 32-разрядными словами данных;
- три линии запросов прерывания.

Дополнительно контроллеры SpaceWire оборудованы:

- LVDS-приемопередатчиками в соответствии со стандартом ANSI/TIA/EIA-644 (LVDS);
- резисторами-терминаторами, встроенными в LVDS-приемники.

А также:

- интерфейс ведущего и ведомого устройства на шине PCI (32 разряда/33-66 МГц), Local Bus Specification Rev. 2.2;
- 32-разрядный асинхронный порт памяти с циклом записи и чтения данных не более 15 нс;
- встроенное двухпортовое статическое ОЗУ, 2 Мбит (64Кx32);
- диапазон рабочих температур от -60 до +85 °С;
- корпус HSBGA416, 35x35 мм.

Отладочный комплект МСВ-01ЕМ



- Отладочный модуль формата PCI с возможностью установки в PCI-слот персонального компьютера.
- Драйверы для работы с каналами SpaceWire.

SpaceWire – технология и стандарт высокоскоростных коммуникаций

SpaceWire – это международный стандарт коммуникаций бортового авиационного и космического оборудования, призванный заменить существующие интерфейсы (такие, как MIL-STD-1553B, ARINC, AFDX, CAN), не отвечающие современным требованиям.



Интерфейс SpaceWire позволяет передавать данные со скоростью от **2 до 400 Мбит/с** при расстоянии между узлами до 10 метров.

Стандарт SpaceWire (ECSS-E-ST-50-12C) поддерживается и развивается национальными космическими агентствами: ESA (Европейское космическое агентство), NASA (США), JAXA (Япония) и Федеральным космическим агентством РФ.

Технология SpaceWire разрабатывалась на основе стандартов IEEE1355-1995 и TIA/EIA-644 (LVDS) в соответствии с такими требованиями аэрокосмических применений, как:

- устойчивость к отказам и сбоям;
- высокие скорости передачи информации;
- малые задержки доставки сообщений;
- низкое энергопотребление;
- электромагнитная совместимость;
- поддержка систем реального времени и системных функций бортовых комплексов.

Программная поддержка протоколов SpaceWire в ОС Linux.

Для микропроцессоров «Мультикор» и систем на их основе, имеющих встроенные каналы SpaceWire, разработано программное обеспечение для работы в среде ОС Linux.

Драйверы контроллеров каналов SpaceWire разных категорий в соответствии с архитектурой ОС Linux: сетевые драйверы, передающие пакеты в сети SpaceWire, сетевые драйверы, работающие

с пакетами Ethernet поверх SpaceWire, сетевые драйверы, работающие с IP-пакетами поверх SpaceWire. Сетевые драйверы позволяют использовать каналы SpaceWire в качестве стандартных сетевых интерфейсов Linux.

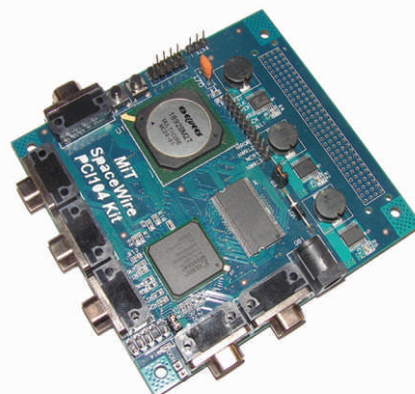
Сетевой пакет TCP/IP. Программный пакет, реализующий в ОС Linux стек протоколов TCP/IP и UDP в коммуникационной среде SpaceWire. Каждому каналу ставится в соответствие свой интерфейс, поддерживающий передачу данных по протоколу TCP/IP и имеющий собственный IP адрес. Обеспечена возможность обменов в ОС Linux по сети SpaceWire с использованием стандартного механизма сокетов.

Сетевые приложения и утилиты. Портирован набор стандартных GNU утилит, позволяющий запускать поверх сети SpaceWire многочисленные сетевые приложения, использующие для передачи данных стек протоколов TCP/IP. В том числе, клиенты и серверы http, ftp, telnet. Пользователю предоставлен широкий набор стандартных утилит ОС Linux для настройки и диагностики сетевой подсистемы, в том числе ifconfig, route, ping, nuttcp и прочие.

Служба единого времени. Для использования в распределённых и параллельных системах с ОС Linux реализована Служба единого времени, соответствующая стандарту SOIS TAS версии CCSDS (CCSDS – Консультативный комитет по космическим системам передачи данных).

Благодаря этой службе достигается синхронное и спланированное выполнение программ, что немаловажно для бортовых систем реального времени, например, при получении изображения или записи локально сгенерированных данных телеметрии.

Программное обеспечение поддержки работы со SpaceWire использует ядро Linux версии 2.6.19, портированное НПЦ «ЭЛВИС» для сигнальных микропроцессоров «Мультикор».



Отладочный модуль SpaceWire MC-24EM

Комплект микросхем «Мультиборт» для аэрокосмических применений

ГУП НПЦ «ЭЛВИС» при непосредственном участии разработчиков ЗАО НПЦ «МиТ», Центр проектирования «нано-СБИС СнК» и ОАО «Ангстрем-М» на базе аппаратно-программной платформы «МУЛЬТИКОР» разработал первый отечественный специально-стойкий комплект микросхем «Мультиборт» с интерфейсами по стандарту SpaceWire для аэрокосмических применений.

Дополнительно НПЦ «ЭЛВИС» с партнерами разрабатывает микросхему МСТ-02R (ближайший прототип – ранее разработанная микросхема МСТ-01). Это контроллер для встроенных бортовых космических применений, обеспеченный повышенной стойкостью к воздействию специальных факторов. Макетные образцы СБИС планируется изготовить в 2010 г.

Также в разработке находится специально-стойкая микросхема контроллера пассивного устройства сети SpaceWire, управляемая по RMAP протоколу (Register and Memory Access Protocol).

Микросхема предназначена для использования в любой аппаратуре, имеющей в своем составе сеть SpaceWire, либо для модернизации бортовых систем на базе стандартов предыдущих поколений, и перевода их на современные методы построения бортовых систем с пакетной передачей информации на базе стандарта SpaceWire.

СБИС может быть совместно и эффективно использована с другими микросхемами разработки НПЦ «ЭЛВИС» на базе протокола SpaceWire (процессорами, коммутаторами, концентраторами и т.д. – комплект «Мультиборт»), особенно для систем сбора и управления датчиками в современных бортовых системах.

В настоящее время микросхема разрабатывается НПЦ «ЭЛВИС» и ЗАО НПЦ «Микропроцессорные технологии» (Санкт-Петербург) в инициативном порядке. Макетные образцы СБИС планируется изготовить в 2010 г.

Комплект микросхем «Мультиборт» для аэрокосмических применений

Наименование	Описание	Статус
МС-24R2	Многоядерный сигнальный микропроцессор. Повышенная стойкость к воздействию специальных факторов. Описание приведено на страницах 4-7.	образцы
RAM-R	Статическое ОЗУ (SRAM): <ul style="list-style-type: none"> • 4 Мбит, организация 512Кx8; • время выборки – не более 20 нс; • функциональный аналог UT8R512K8 фирмы Aeroflex; • совместимость с сигнальными микропроцессорами серии «Мультикор», в том числе с МС-24R2 и МСТ-02R; • корпус 5134.64-6, 64 вывода (предварительно); • повышенная стойкость к воздействию специальных факторов. 	в разработке
МСК-02R	16-канальный коммутатор пакетной передачи данных по каналам SpaceWire. Повышенная стойкость к воздействию специальных факторов. Описание на странице 14.	в разработке
1892ХД2Я (МСК-01)	Многоканальный коммутатор пакетной передачи данных. Описание на странице 14.	образцы
1892ХД1Я (МСВ-01)	Многоканальный адаптер пакетной передачи данных. Описание на странице 15.	образцы

Среды разработки и отладки программ MCStudio и MCStudio-ECL

Среда разработки и отладки программ MCStudio

MCStudio представляет собой интегрированную среду (IDE) разработки и отладки программного обеспечения для устройств, построенных на базе микропроцессоров серии «Мультикор».

Интегрированная среда проектирования включает:

- средства разработки программ для CPU- и DSP-ядер;
- средства отладки программ в исходных текстах, исполняемых на программном симуляторе;
- эмулятор (отладчик) для работы с отладочными платами или целевым устройством через JTAG-адаптер.

Средства разработки программ для CPU и DSP-ядер содержат:

- компилятор с языка C/C++ с препроцессором для CPU-ядра на основе компилятора GNU;
- ассемблер с препроцессором;
- дисассемблер;
- линковщик;
- библиотекарь;
- утилиты подготовки исполняемого кода.

Демонстрационная версия среды MCStudio доступна на сайте <http://multicore.ru> в разделе «Поддержка». Лицензионные версии распростра-

няются в составе отладочных комплектов для сигнальных процессоров «Мультикор».

Компанией ЗАО «Интерстрон» разработан единый C/C++ компилятор для CPU- и DSP-ядер сигнальных микропроцессоров 1892BM3T и 1892BM2Я.

Операционные системы Linux 2.6 и QNX 6.3

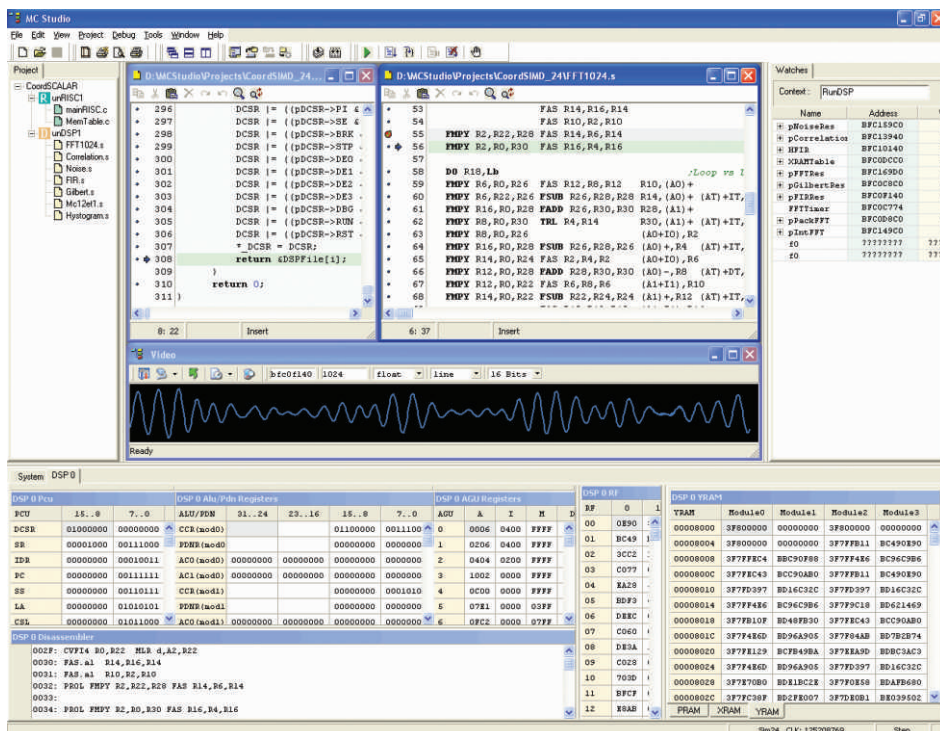
На CPU-ядро сигнальных микропроцессоров «Мультикор» были портированы ядра операционных систем Linux 2.6 и ОС реального времени QNX 6.3 (Neutrino).

Linux – свободно распространяемое ядро Unix-подобной операционной системы, включающее полноценную многозадачность, развитую подсистему управления памятью и сетевую подсистему.

QNX – многозадачная встраиваемая операционная система **жесткого реального времени** с архитектурой на основе микроядра. Используемое в QNX6 микроядро Neutrino отвечает только за фундаментальные системные сервисы и занимает порядка 20 Кбайт. Ядро можно дополнить поддержкой файловых систем и сетевых протоколов, драйверами оборудования, и т.п.

QNX обеспечивает приложениям богатый выбор механизмов синхронизации, рекордно малые времена реакции на прерывание и переключения контекста.

Реализация POSIX в QNX дает широкие возможности по переносу прикладного окружения из других ОС.



Прикладные библиотеки

С целью упрощения процесса программирования сигнальных процессоров «Мультикор», а также эффективного использования возможностей DSP-ядер были реализованы библиотеки функций типовых алгоритмов, используемых в системах радиолокации, радиосвязи, обработки изображений.

Все функции реализованы на языке ассемблера DSP-ядер Elcore сигнальных микропроцессоров «Мультикор».

Для использования библиотек необходима среда MCStudio.

Библиотека элементарных математических функций LIBEMF12

Библиотека содержит набор алгебраических и тригонометрических функций в формате плавающей точки одинарной точности (формат float, 24e8):

sin(x); cos(x); tan(x); ctan(x); asin(x); atan(x); atan2(y,x); exp(x); 2^x; ln(x); pow(x,y); 1/x; y/x; 1/sqrt(x); sqrt(x); abs(x); floor(x); ceil(x); frexp(x); modf(x); ldexp(x,n).

Библиотеки спектрального анализа LIBFFT12 и LIBFFT24

Библиотеки предназначены для спектрального анализа действительных и комплексных сигналов, представленных в формате плавающей точки (стандарт IEEE 754), а также в формате блочной плавающей точки (fractional).

Каждый из алгоритмов, входящих в библиотеку, можно использовать для обработки одного (скалярный режим, SISD) или двух потоков данных (векторный режим, 2SIMD).

Библиотека включает функции быстрого преобразования Фурье (БПФ), обратного БПФ, а также функции двоично-инверсного переупорядочения.

Библиотеки адаптивной фильтрации LIBAF12 и LIBAF24

Библиотека включает следующие алгоритмы: алгоритм фильтрации по критерию наименьшего среднеквадратичного отклонения (LMS, Least Means Squares), нормализованные LMS алгоритмы (NLMS, Normalized LMS) и рекурсивные алгоритмы по критерию наименьших квадратов (RLS, Recursive Least Squares) с бесконечным и скользящим окном. Алгоритмы реализованы в формате с плавающей запятой с одинарной точностью.

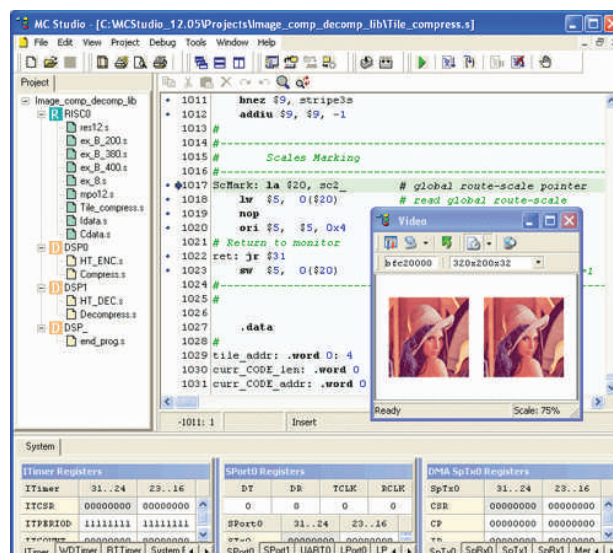
Подобные алгоритмы являются основным элементом большинства известных адаптивных устройств, таких как адаптивные антенные решетки, шумоподавители, подавители акустического и электрического эха, выравниватели каналов (эквалайзеры).

Библиотека обработки изображений LIBVIDEO

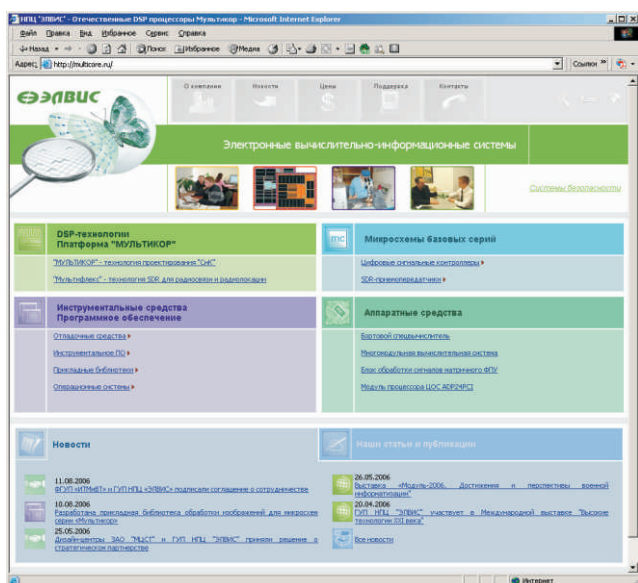
Прикладная библиотека функций обработки изображений предназначена для программной реализации различных алгоритмов сжатия изображений.

В состав библиотеки входят функции, выполняющие прямые и обратные преобразования компонент изображения в цветовых пространствах YUV, RGB, YCrCb, прямое/ обратное вейвлет-преобразование в соответствии с фильтром Ле Галла 5/3 и Добеши 9/7, квантование/ деквантование, кодирование/ декодирование по Хаффману.

Прикладные функции по обработке изображений предназначены для обработки данных, представленных как в формате с плавающей точкой - 24E8 (стандарт IEEE 754), так и в формате с фиксированной точкой - целые числа со знаком в дополнительном коде.



Техническая поддержка



www.multicore.ru

- Помощь в выборе элементной базы.
- Рекомендации по применению в конкретных проектах.
- Проведение обучения и консультаций для покупателей.
- Помощь в разработке устройств и ПО.
- Предоставление обновлений ПО и документации.
- Предоставление примеров программ и электрических схем устройств.

Обзор продукции и технологий

Техническая документация

Демонстрационное программное обеспечение

Форум для разработчиков



Контакты службы технической поддержки:

Тел.: (499) 729-71-10 доб. 114

Факс: (495) 913-31-88

E-mail: support@elvees.com

URL: www.multicore.ru

КАТАЛОГ 2010

124460, г. Москва, Зеленоград,
Южная промышленная зона,
Технопарк «Зеленоград»,
проезд 4922, строение 2

www.multicore.ru

e-mail: market@elvees.com
тел.: (499) 729-71-10 доб.114
тел/факс: (495) 913-31-88