

# Делители частоты. Часть 3. Инжекционные и параметрические делители частоты

Сергей ДИНГЕС,  
к. т. н.  
Виктор КОЧЕМАСОВ,  
к. т. н.

## Инжекционные делители частоты ILFD

Инжекционный делитель частоты, или ИДЧ (injection locked frequency divider, ILFD), представляет собой СВЧ-генератор, стабилизированный по методу захвата частоты путем инъекции (ввода) синхронизирующего сигнала. В таком ДЧ выходная частота является субгармоникой частот генератора в диапазоне его синхронизации.

Инжекционный делитель частоты ИДЧ представляет собой синхронизируемый на субгармониках автогенератор с собственной частотой генерации, близкой к требуемой выходной.

Англоязычное название такого делителя на русский язык можно буквально перевести как «инжекционно синхронизированный делитель частоты». Следует отметить, что пока нет соответствующей установившейся русскоязычной терминологии, поэтому для обозначения ILFD в литературе широко используются термины «самовозбуждающийся генератор», «синхронизируемый на субгармониках автогенератор» (harmonic-injection-locked oscillator).

В инжекционном генераторе синусоидальных колебаний деление осуществляется синхронизацией его частоты с использованием захватывания частоты на субгармоническом колебании, то есть на колебании с частотами, обычно кратными долям значения основной частоты.

Простейший делитель частоты данного класса — одноконтурный параметрический генератор, в котором возбуждаются колебания с частотой, вдвое меньшей частоты воздействия (накачки), он является делителем частоты на два (рис. 1).

Инжекционные делители частоты ILFD подразделяются на два класса в зависимости от используемого типа генератора:

В третьей части статьи, посвященной обзору делителей частоты, приводятся основные сведения о не упоминавшихся ранее, но наиболее популярных именно в диапазоне СВЧ инжекционных и параметрических делителях. Речь пойдет о схемотехнических решениях, позволяющих максимально расширить диапазон синхронизации данных устройств.

ILFD на основе кольцевых генераторов (ring oscillator-based ILFD) и ILFD на основе LC-генераторов (LC-based ILFD).

Достигнутые технические характеристики инжекционных делителей, приведенные в виде графика на рис. 2, показывают, что

рабочие частоты ДЧ, описанных в работе [7], почти вдвое превышают максимальную рабочую частоту, приведенную в опубликованных ранее статьях, для делителей частоты с применением GaAs-транзисторов с высокой подвижностью электронов. Кроме того,

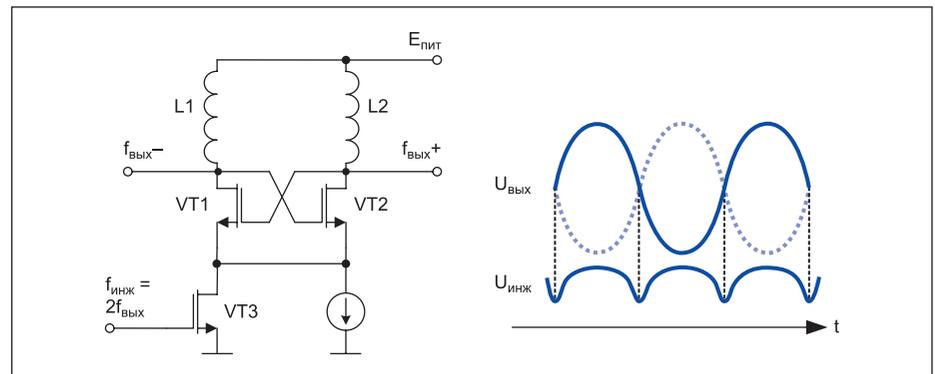


Рис. 1. Ввод синхронизирующего сигнала в генератор, работающий на половинной частоте

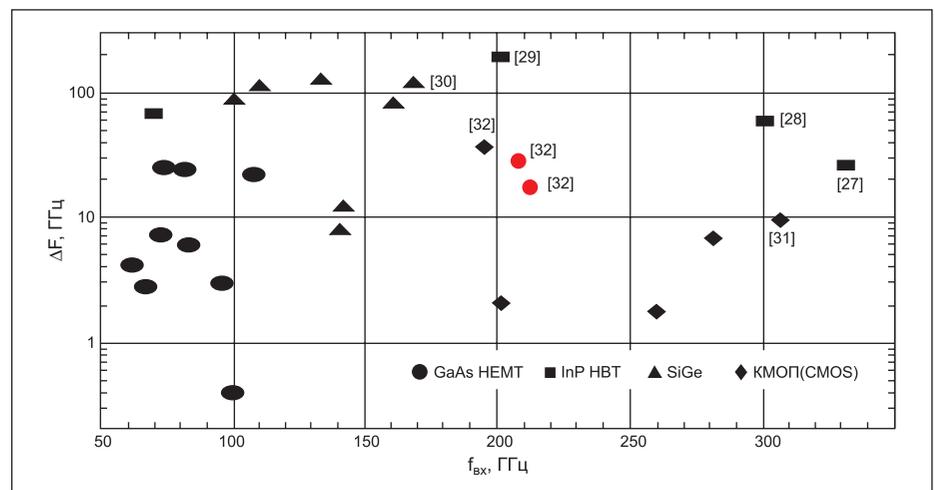


Рис. 2. Достигнутые диапазоны рабочих частот  $f_{вх}$  и полосы синхронизации  $\Delta F$  инжекционных делителей частоты ILFD, выполненных с использованием различных полупроводниковых технологий

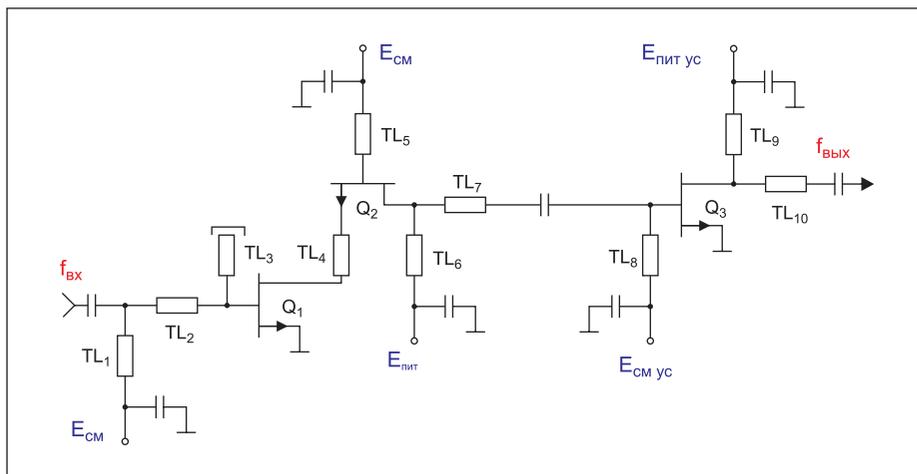


Рис. 3. Схема инжекционного делителя частоты G-диапазона

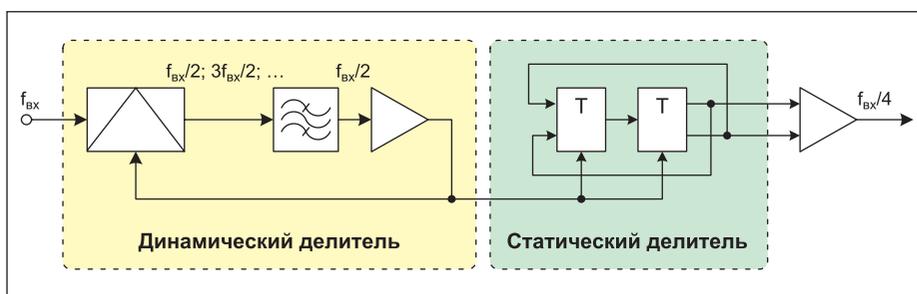


Рис. 4. Блок-схема полной цепи деления частоты на четыре

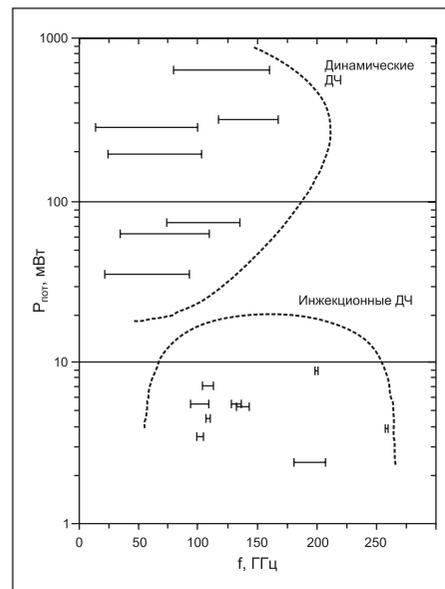


Рис. 5. Достигнутые диапазоны рабочих частот различных делителей частот с использованием кремниевых технологий

в этом делителе достигается самая широкая полоса синхронизации (рабочих частот) в указанной категории ДЧ. Описанная в [7] 35-нм mHEMT-технология и каскадная архитектура делителя (рис. 3) может быть использована в широкополосных приложениях, таких как высокоскоростная связь и радары с высоким разрешением. В двух моделях ДЧ была достигнута относительная ширина рабочего диапазона частот 13 и 7%, значительно улучшенная по сравнению с 0,4% у аналогичного делителя, описанного в [1], в котором использована близкая топология.

Для применения на частотах выше 5 ГГц во многих современных разработках СВЧ-трактов, например в трактах синтезаторов частот, используется практически ставшая типовой связка последовательно соединенных динамического и статического делителей [8]. Типовая структура такой цепи приведена на рис. 4.

Анализ публикаций показывает, что в регенеративных ДЧ реализуется широкий диапазон синхронизации, но только за счет значительной рассеиваемой мощности. В то же время в инжекционных делителях можно достичь более высоких рабочих частот с гораздо меньшей потребляемой мощностью, хотя их диапазон синхронизации ограничен.

Если потребляемая мощность является критическим параметром разработки, что становится актуальным и для применения на СВЧ, поскольку уровень интеграции про-

должает расти, использование инжекционных делителей частоты ILFD представляется наиболее практичным решением для приложений на частотах выше 100 ГГц.

Взаимосвязь между рабочими частотами, диапазоном синхронизации и потребляемой мощностью инжекционных делителей частоты ILFD и динамических ДЧ, реализованных в последнее время для работы в мм-диапазоне с помощью кремниевых технологий, отражена на рис. 5. Более подробные сведения об этих ДЧ можно найти в публикации [9].

Критическим недостатком инжекционных ДЧ остается узкий рабочий частотный диапазон, в котором отслеживается частота входного сигнала и наблюдается синхронизация с ним. Для увеличения диапазона синхронизации инжекционных ДЧ были предложены различные методы. Так, в делителях LC-типа используется варакторная настройка с точными шагами [10, 11], однако при их использовании в блоках ФАПЧ для синхронизации управляющего напряжения потребуются сложные цепи калибровки [12, 13].

Если для увеличения суммарного коэффициента деления производить последовательное включение нескольких каскадов инжекционных делителей, эффективный суммарный интервал синхронизации будет хуже из-за неизбежного смещения рабочих диапазонов частот между соседними каскадами деления.

Уменьшить количество используемых каскадов делителей позволяют инжекционные ДЧ с большим коэффициентом деления, что не только устраняет проблему рассогласования частот, но и упрощает компоновку узлов при серьезном уменьшении энергопотребления. Тем не менее более низкая эффективность процесса инжекции в таких ДЧ приводит к более узкому диапазону синхронизации по сравнению с инжекционными ДЧ, имеющими коэффициент деления 2 [19].

Повысить эффективность инжекции помогают методы высокочастотной коррекции характеристик делителя, такие как параллельная коррекция (Shunt peaking) [14, 20] и последовательная коррекция (series peaking) [15, 16], но диапазоны синхронизации по-прежнему остаются весьма ограниченными из-за низкой эффективности смешивания гармоник в таких делителях. Один из наиболее эффективных методов расширения диапазона синхронизации ILFD — использование индуктивной высокочастотной коррекции (inductor peaking) [21]. В работе [19] предлагается простой, но эффективный метод усиления необходимых гармоник сигнала для увеличения диапазона синхронизации инжекционного ДЧ с делением на 4. С помощью LC-контра 4-го порядка и правильного выбора частотных характеристик уровень гармоник 3-го порядка значительно повышается, расширяя диапазон синхронизации.

Инжекционные делители RC-типа имеют широкий диапазон синхронизации и небольшую площадь на кристалле [12, 17, 18], но им присущи типовые проблемы RC-компонентов: невысокая рабочая частота, повышенное потребление энергии и искаженные формы сигнала [19].

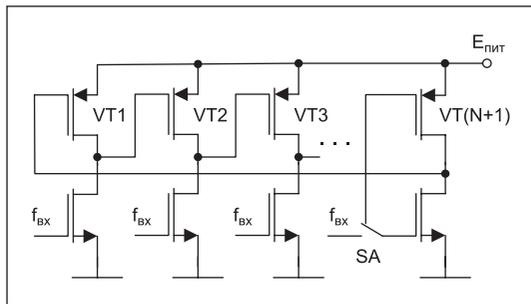


Рис. 6. Обобщенная структура многомодульного предделителя

### Многомодульные предделители на основе инжекционных ДЧ

При использовании в инжекционных делителях многофазных узлов, например кольцевых генераторов, коэффициент деления можно менять, изменяя точки введения сигнала синхронизации. В [22] описан двухмодульный предделитель на основе программируемых инжекционных делителей частоты (ILFDs). При многофазной инжекции переменные коэффициенты деления могут быть получены простым переключением входных сигналов инжекции.

На рис. 6 приведена обобщенная структура двухмодульного предделителя на основе программируемого инжекционного делителя, который содержит  $(N+1)$ -каскадный кольцевой генератор, где  $N$  — четное число. На первые  $N$  ступеней кольцевого генератора входной сигнал  $f_{вх}$  подается непосредственно, а последняя ступень кольцевого генератора является дополнительным узлом управления модулем деления MC (modulus control), который управляет подачей входного сигнала  $f_{вх}$ .

Если переключатель управления модулем SA установлен так, что входной сигналводится во все  $N+1$  каскады кольцевого генератора, устройство работает как  $(N+1)$ -фазный гармонический делитель с нечетным коэффициентом деления  $N+1$ .

Если переключатель управления модулем MC установлен в верхнее положение (на низкий логический уровень), последний каскад кольцевого генератора становится инвертором и, таким образом, реализуется  $N$ -фазный инжекционный гармонический делитель с четным коэффициентом деления  $N$ .

Путем простого изменения состояния переключателя управления коэффициентом деления SA реализуется двухмодульный режим работы (dual-modulus), например деления на  $N/(N+1)$ . Если переключатели управления модулем SA добавить в большее число каскадов кольцевого генератора, может быть реализован трехмодульный  $(N-1)/N/(N+1)$  или четырехмодульный  $(N-2)/N-1/N/(N+1)$  делитель для многодиапазонных многорежимных приложений. Это означает, что можно реализовать многомодовые устройства, например делить частоту на 2/3, 4/5 и другие коэффициенты.

Описанный в [22] двухмодульный предварительный делитель 4/5 с выполнен с ис-

Таблица 1. Характеристики двухмодульных предварительных делителей

Публикация	$f_{раб}$	$K_{дел}$	Процесс, мкм	$U_{пит}$ , В	$P_{пот}$ , мВт
[23]	2,8	8/9	0,25	1,8	3
[24]	5,5	220–224	0,25	2,2	59
[25]	2	128/129	0,25	1,8	0,48
[26]	10	8/9	0,18	1,8	11,7
[22]	1,8–6	4/5	0,18	1	0,22
[22]	1,8–5,5	8/9	0,18	1	0,29
[22]	2–5	2/3	0,18	1	0,15

пользованием 0,18-мкм КМОП-процесса. Делитель работает в диапазоне 1,8–6 ГГц с измеренным потреблением энергии 0,22 мВт от источника питания 1 В. На основе той же архитектуры реализованы предварительный делитель с частотой 5 ГГц с двумя модулями 2/3 и энергопотреблением до 0,15 мВт и двухмодульный предделитель 8/9 с тактовой частотой 5,9 ГГц и энергопотреблением 0,29 мВт.

В таблице 1 приведены результаты измерений трех созданных [22] двухмодульных предварительных делителей в сравнении с ранее опубликованными результатами разработок ДЧ с оценкой рабочего диапазона частот, коэффициента деления и энергопотребления.

### Делители с распределенными LC-структурами (DIL)

Еще один способ увеличения диапазона синхронизации инжекционных делителей частоты — использование в них распределенных LC-структур (distributed LC structures) [21].

В распределенных инжекционных делителях частоты с синхронизацией DIL (Distributed Injection-Locked) LC-цепи, определяющие рабочую полосу частот устройства, разбиваются на несколько более мелких коммутируемых частей, которые по необходимости подключаются для работы в разных участках используемого частотного диапазона. Это приводит к значительному увеличению диапазона синхронизации.

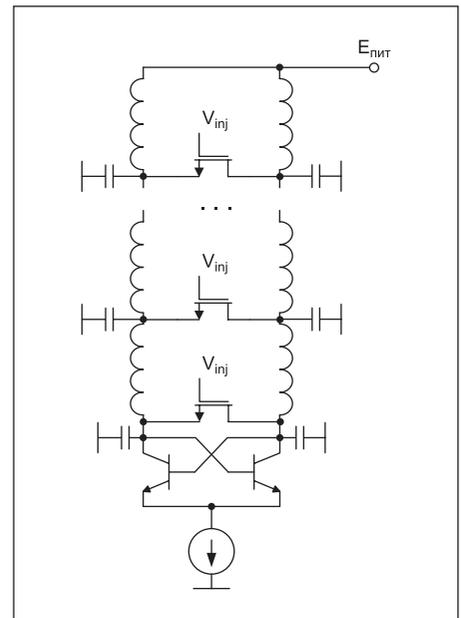


Рис. 7. Обобщенная схема распределенного инжекционного делителя частоты DIL

На рис. 7 приведена обобщенная структура такого делителя частоты DIL. По сути дела, в этой схеме синхронизируемое устройство разбивается на несколько меньших инжекционных устройств — LC-секции. Синхронизирующий сигнал  $V_{inj}$  может вводиться во все или в отдельные секции делителя путем его подачи на затворы полевых транзисторов.

На рис. 8 показаны смоделированные кривые чувствительности трех схем. Разделитель с распределенной нагрузкой при одноточечной инжекции сигнала только на нижнюю секцию может действовать только на параллельных резонансных  $f_p$ -частотах и не может делить на последовательных  $f_s$ -частотах. В работе аналитически показано, что при введении синхросигнала на все секции (многоточечная инжекция) непрерывное деление частоты может быть достигнуто в диапазоне частот, который охватывает частоты, кратные собственным колебаниям ядра делителя.

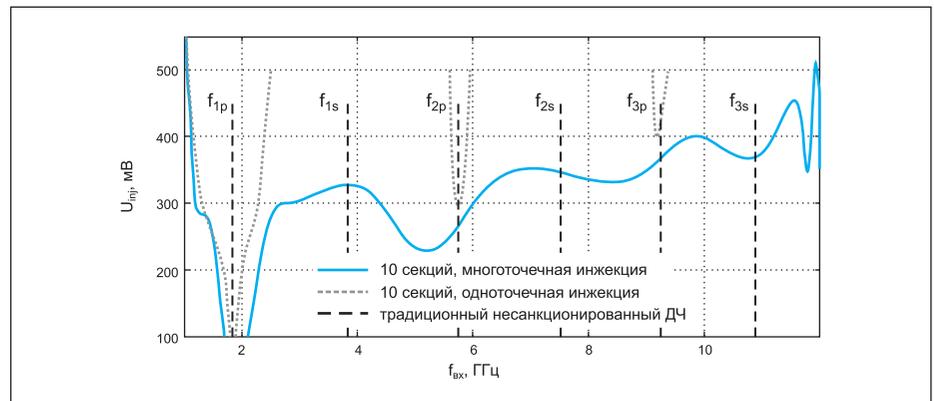


Рис. 8. Смоделированные кривые чувствительности для инжекционных делителей частоты, в которых LC-контур состоит из десяти секций

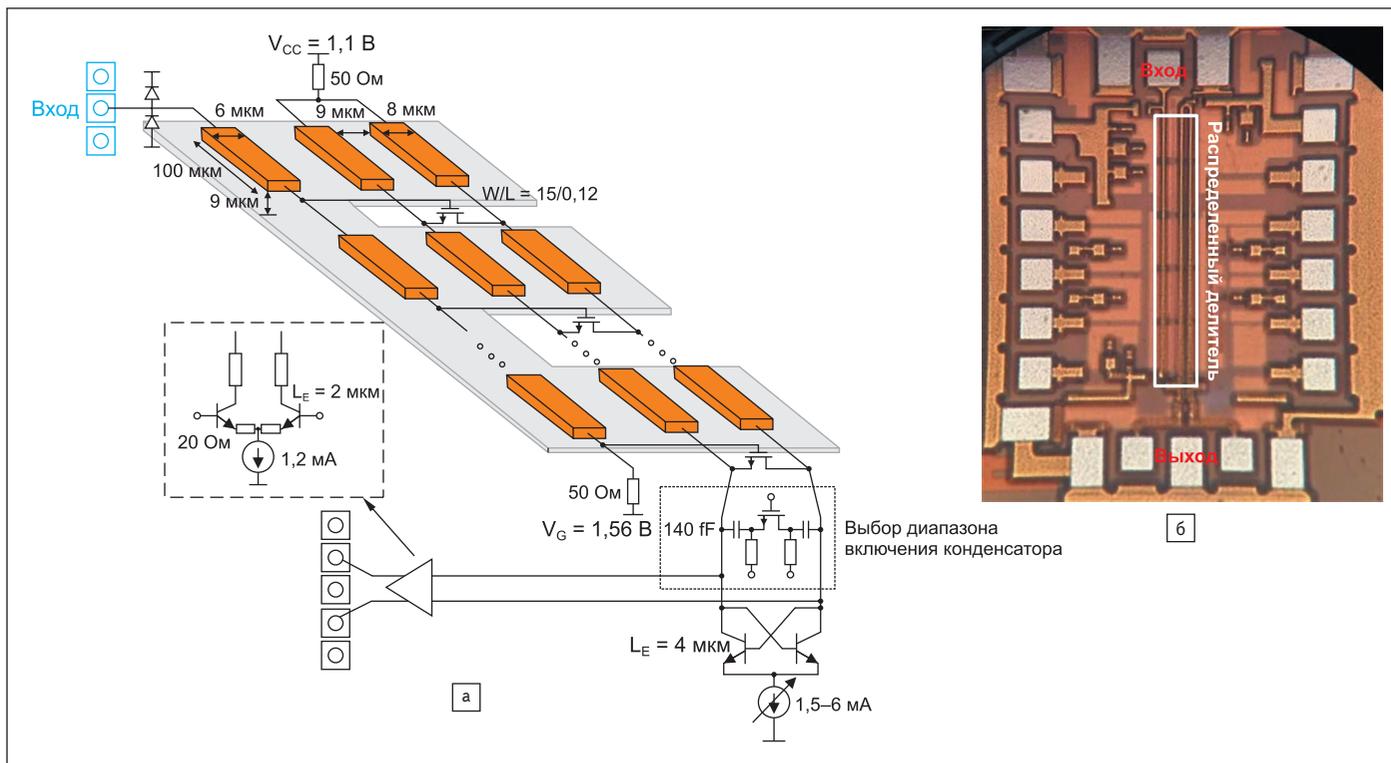


Рис. 9. Изготовленный распределенный СВЧ-делитель частоты с оптимальной подачей напряжения питания: а) конструктивное исполнение; б) микрофотография [27]

Как аналитически и экспериментально показано в работе [27], такой метод позволяет значительно увеличить диапазон синхронизации — получить синхронизацию делителя в широкой полосе. В публикации подробно обсуждаются методы проектирования ДЧ в диапазонах миллиметровых волн. Однако этот метод требует использования в устройстве нескольких индуктивностей, а распределенные цепи занимают большие, чем в обычных ДЧ, области чипов. При проектировании делителей возникает сложность интеграции распределенных индуктивностей в ГУН.

На рис. 9 показано конструктивное исполнение предлагаемого распределенного делителя частоты. В прототипе делителя, реализованном в 130-нм BiCMOS SiGe HBT-технологии, достигаются диапазоны синхронизации 35–44 и 41–59,5 ГГц при потреблении 3,8 мВт от источника 1,15 В.

**Гармониковые ИДЧ (HILFD)**

Реализация в СВЧ-делителях частоты коэффициентов деления больше 2 может быть произведена в аналоговых гармонических инжекционных делителях частоты HILFD (Harmonic Injection-Locked Frequency Dividers). На вход таких делителей подается сигнал, являющийся гармоникой необходимого выходного колебания (рис. 10). Выходной сигнал ДЧ формируется после обработки в гармоническом смесителе с установленным на выходе полосовым фильтром. При отсутствии входных сигналов это, по существу, генератор свободных колебаний, несинхронизированный генератор (free-running oscillator), частота колебаний которого находится около поделенного выходного сигнала. В таких устройствах могут быть получены коэффициенты деления более 2 с рабочими полосами, сопоставимыми с обычными инжекционными делителями, низким энергопотреблением и высокой входной чувствительностью [28, 29].

Высокая эффективность устройства [29] достигается использованием правильно спроектированной LC-нагрузки смесителя 4-го порядка. Это необходимо для повышения эффективности инжекции и, следовательно, диапазона синхронизации. Реализованный с применением 65-нм КМОП-процесса прототип инжекционного делителя с предлагаемым методом усиления гармоник при деле-

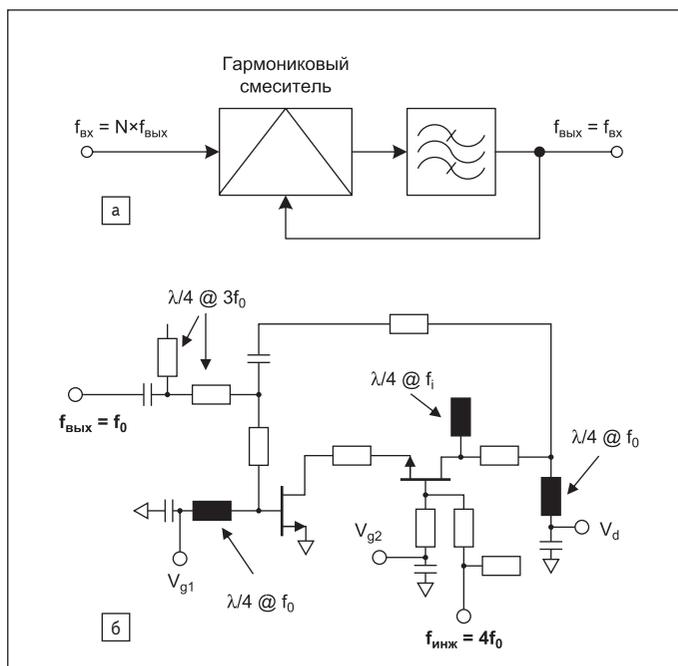


Рис. 10. а) Обобщенная структура гармонического инжекционного делителя частоты HILFD на N; б) упрощенная структура делителя на 4 с использованием каскодного включения полевых транзисторов [29]

нии на 4 имеет диапазон синхронизации 21,9% — 58,53–72,92 ГГц. Делитель потребляет 2,2 мВт от источника 0,6 В, что соответствует показателю качества FoM, равному 6,54. Коэффициент качества оценивался в данном случае по формуле:

$$FoM = \frac{\text{Диапазон синхронизации, ГГц}}{\text{потребляемая мощность, мВт}}$$

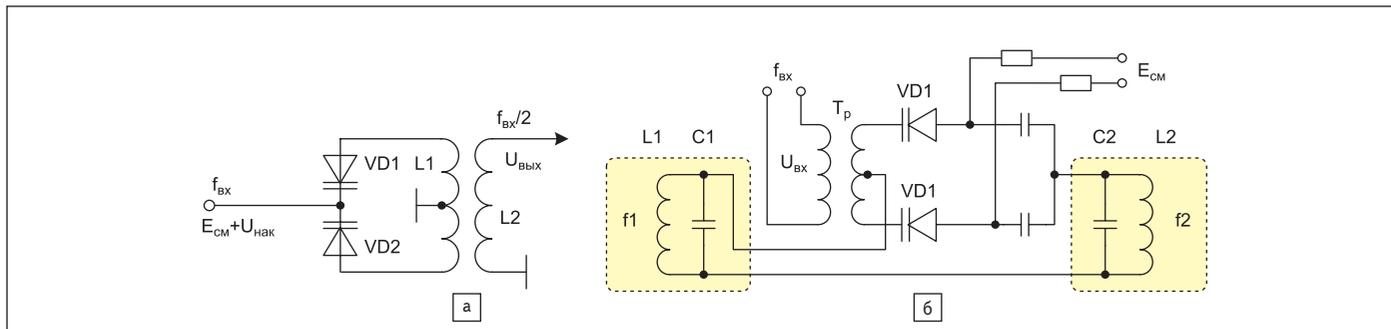


Рис. 11. Делители частоты на основе: а) одноконтурного параметрона; б) двухконтурного параметрона

Таблица 2. Характеристики инжекционных ДЧ с большими коэффициентами деления

Публикация	$K_{\text{дел}}$	$f_{\text{мин}}-f_{\text{макс}}$ , ГГц	Диапазон, ГГц/%	$U_{\text{пит}}/V/P_{\text{порт}}$ , мВт	FoM	Технология, нм/описание
[29]	4	58,5–72,9	14,4/21,9	0,6/2,2	6,54	65
[30]	4	79,7–81,6	1,9/2,4	0,56/12,4	0,15	65
[31]	4	70–71,6	1,6/2,3	0,5/2,75	0,58	90
[32]	4	57,4–59,8	2,4/4,1	1,8/12,6	0,19	180
[33]	4	67–72,4	5,4/7,7	1,2/15,6	0,35	90
[34]	3	55,7–57,8	2,1/3,7	1/3,12	0,67	130
[35]	3	58,6–67,2	8,6/13,7	1/5,2	1,65	65
[36]	4	60	/13	/170		100/nH/IFD
[28]	4	64	/4,4	/7,5		150/nH/IFD
[28]	5	63	/1,6	/27		150/nH/IFD

В таблице 2 приведены характеристики разработанных делителей со значениями коэффициентов деления больше 2 и их сравнение с результатами недавно представленных в научных работах современных передовых СВЧ-делителей LC-типа с большим коэффициентом деления. Без применения настройки частоты ILFD делитель на 4 в работе [29] имеет самый широкий диапазон синхронизации при потреблении самой низкой мощности, что приводит к достижению максимального коэффициента качества FoM.

### Параметрические делители частоты

Для деления частот гармонических колебаний СВЧ-диапазона предназначены параметрические (варакторные) делители частоты с использованием варикапов. Простейшим параметрическим делителем частоты является одноконтурный параметрический генератор, зачастую называемый параметроном. На рис. 11а приведена балансная схема одноконтурного параметрона. Она содержит катушку индуктивности L1 и два варикапа VD. Применение варикапов (варакторов) обеспечивает внесение в генератор необходимого для возникновения колебаний нелинейного реактивного сопротивления. Входное гармоническое колебание, называемое сигналом накачки, и напряжение смещения подводятся к средней точке между варикапами. Для снятия выходного сигнала параметрона служит обмотка L2. В таком параметри-

ческом генераторе возбуждаются колебания с частотой, вдвое меньшей входной частоты (накачки), что позволяет использовать параметрон в качестве делителя частоты на 2. Характеристики делителя определяются добротностью его компонентов, величиной напряжения смещения и амплитудой входного сигнала. Зачастую для параметрических генераторов используют термин «генераторы субгармоник».

Параметрические (варакторные) делители частоты с использованием варикапов имеют несколько практических достоинств: в отличие от цифровых делителей они обеспечивают хорошие характеристики фазового шума, заметные температурные изменения мало влияют на рабочую полосу частот и значительно меняют потери преобразования (conversion loss) по сравнению с цифровыми делителями частоты.

Такие делители намного проще в эксплуатации по сравнению с устройствами, содержащими цифровые узлы, поскольку у них нет проблем с теплоотдачей; параметрические делители частоты являются частотно- и фазо-когерентными; их деление по частоте очень точное, и они имеют превосходный импульсный отклик по радиочастоте (RF pulse response). Основным недостатком параметрических делителей является необходимость применения предварительного и выходного усилителей для компенсации высоких вносимых потерь.

Параметрический делитель частоты с большим коэффициентом деления может

быть выполнен с помощью двухконтурного регенеративного параметрического генератора (усилителя), называемого двухконтурным параметроном (рис. 11б). Генератор состоит из колебательных контуров, содержащих индуктивности L1, L2 и конденсаторы C1, C2. Настроенные на разные частоты колебательные контуры L1C1 и L2C2 связаны с помощью двух варикапов. Емкость этих диодов изменяется под действием сигнала накачки, подаваемого на диоды через высокочастотный трансформатор  $T_p$ . Вторичная обмотка трансформатора имеет отвод от средней точки. Конденсаторы позволяют подать на диоды помимо высокочастотного напряжения еще постоянное напряжение смещения. Вторичная обмотка трансформатора, диоды и конденсаторы образуют симметричную мостовую схему. При подаче сигнала на вход такого устройства на выходах можно получить колебания различных частот  $f_1$  и  $f_2$ . При этом сумма выходных частот контуров равна входной частоте  $f_{\text{вх}}$ . При условии, что схема симметрична, входной сигнал (напряжение накачки), приложенный к диодам, не проникает в колебательные контуры, то есть не попадает на выход устройства.

На рис. 12 приведена базовая схема одноконтурного делителя частоты диапазона 8–16 ГГц с использованием варакторов [37]. Два GaAs-варактора емкостно нагружают пару микрополосковых линий, образующих симметричную сбалансированную мостовую схему. Цепи смещения постоянного тока для диодов не показаны. Нелинейная емкость

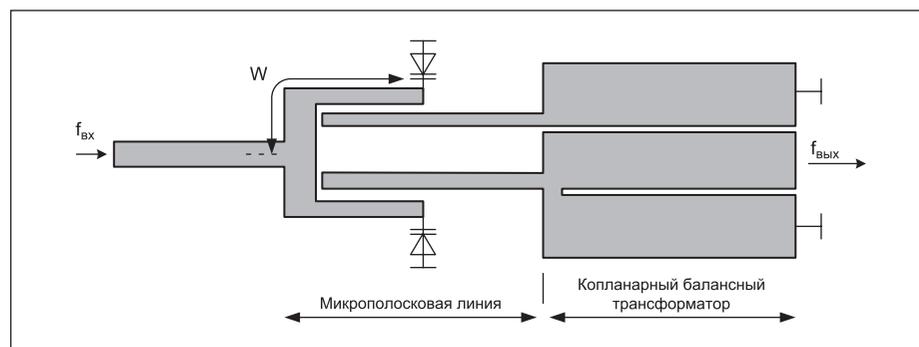


Рис. 12. Обобщенная схема компоновки частотного делителя с использованием микрополосковых и копланарных волноводных элементов

перехода варакторных диодов обеспечивается механизм генерации субгармоник. Длина электрической линии  $W$  выбирается для создания резонансного контура на частоте  $f_{\text{вх}}/2$ , находящейся в верхнем конце рабочего диапазона частот или вблизи него. Выходная цепь соединена двумя линиями с копланарным балансным трансформатором (coplanar balun) для подачи сигнала  $f_{\text{вх}}/2$  на выход. Потери преобразования описанного делителя составляют 12 дБ.

Для достижения широкой рабочей полосы частот основной резонансный контур в параметрическом делителе частоты должен иметь достаточно высокую добротность и небольшой физический размер. Он должен быть разработан таким образом, чтобы минимизировать проникновение входной частоты на выход делителя. Это достигается за счет использования входной схемы, которая не сбалансирована на входной частоте и сбалансирована на выходной частоте. Пара симметричных связанных микрополосковых линий в сочетании с двумя нелинейными реактивными сопротивлениями является наиболее распространенной архитектурой, используемой для достижения этой цели.

Другой элемент, который может быть применен в параметрических делителях частоты в качестве нелинейного реактивного сопротивления, — псевдоморфный транзистор с высокой подвижностью электронов РНЕМТ (Pseudomorphic High Electron Mobility Transistor), обладающий нелинейной емкостью перехода затвор-исток ( $C_{gs}$ ). Используя это свойство, в параметронах можно генерировать субгармонические частоты, а сам транзистор обеспечивает усиление сигналов. Применение таких транзисторов в параметрических делителях частот избавляет от необходимости установки дополнительного усилителя при получении в ДЧ коэффициентов деления высокого порядка.

В публикации [38] описан активный балансный параметрический делитель частоты на два, в котором использован принцип генерации субгармоники с использованием РНЕМТ. В делителе предусмотрено два таких транзистора VT1 и VT2, микрополосковый Т-образный переход и две последовательные микрополосковые линии передачи W2 и W3 (рис. 13). Разработаны и изготовлены два опытных образца и оценены их эксплуатационные характеристики. Первый прототип имеет максимальный коэффициент преобразования 13 дБ на частоте 2100 МГц при мощности входного сигнала 0 дБм, а во втором прототипе достигнута максимальная абсолютная ширина рабочей полосы 820 МГц для мощности входного сигнала 8 дБм.

В статье [39] концепция формирования параметрических колебаний используется для реализации пассивного КМОП-делителя частоты с рабочей частотой 20 ГГц. Делитель состоит из двух параллельных нелинейных линий передачи с использованием МОП-

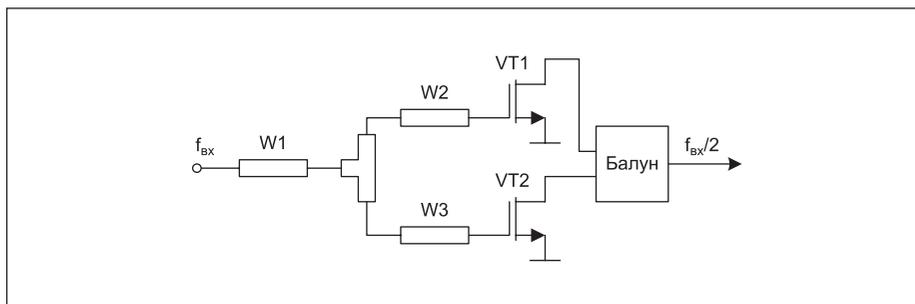


Рис. 13. Обобщенная структура балансного параметрического делителя частоты с использованием РНЕМТ

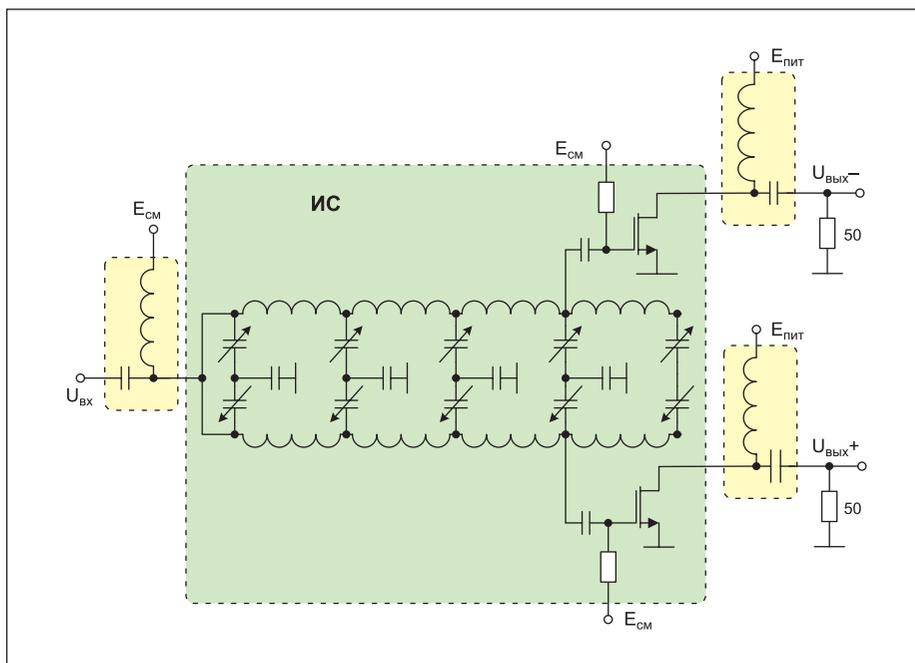


Рис. 14. Схема делителя частоты с отражающим распределенным резонатором, буферными каскадами и цепями подстройки частоты

варакторов, образующих отражающий распределенный резонатор (reflective distributed resonator). Такая распределенная структура (рис. 14) обеспечивает стабильный запуск делителя и дает возможность реализовать широкий рабочий частотный диапазон. Отражающий резонатор минимизирует количество используемых компонентов и формирует стоячую волну, которая подавляет сигнал накачки на выходе при сохранении большой амплитуды выходного сигнала. В дополнение к нулевой потребляемой в статическом режиме мощности предлагаемый делитель частоты имеет лучшие характеристики фазового шума даже при значительной отстройке по частоте входного сигнала, поскольку отсутствует каналный шум активных транзисторов.

Кроме того, отражающий резонатор формирует различные стоячие волны для входного сигнала и сигнала накачки, которые используются для подавления входного сигнала (накачки) на выходе, а также для увеличения амплитуды полезного выходного сигнала  $f_{\text{вх}}/2$ . Следует отметить, что предла-

гаемый делитель занимает больше площади на чипе по сравнению с обычными конструкциями.

В работе [39] описан реализованный в технологии 0,13 КМОП-делитель частоты 20 ГГц, выполненный на основе параметрического генератора. Частота среза резонатора выбирается для достижения максимального усиления и в данном делителе составила 25 ГГц. Количество секций резонатора выбрано равным четырем, что определило резонансную частоту устройства 10 ГГц. На выходе устройства, как показано на рис. 14, включен буферный каскад с использованием транзисторов.

В делителе имеются заземленные спиральные индуктивности с добротностью около 20 на частоте 20 ГГц (рис. 15). В этой конструкции катушки имеют размер  $100 \times 100$  мкм, величина индуктивности составляет около 510 пГн (pH). В качестве конденсаторов, управляемых напряжением, используются nМОП (nMOS)-варакторы, зависимость емкости от напряжения для которых показана на рис. 16.

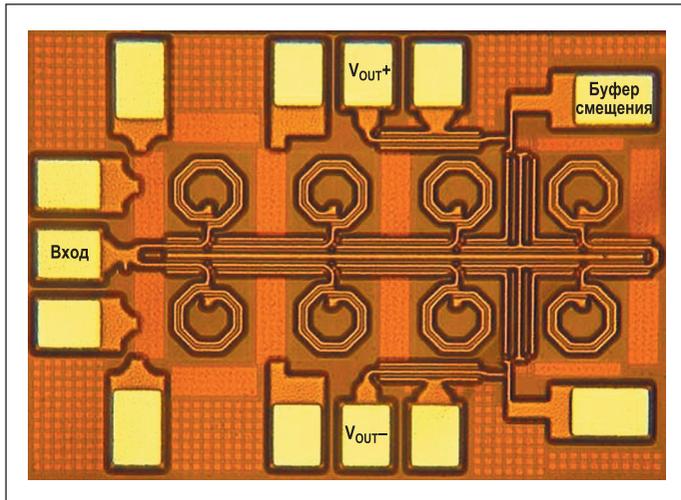


Рис. 15. Топология параметрического делителя частоты с отражающим распределенным резонатором

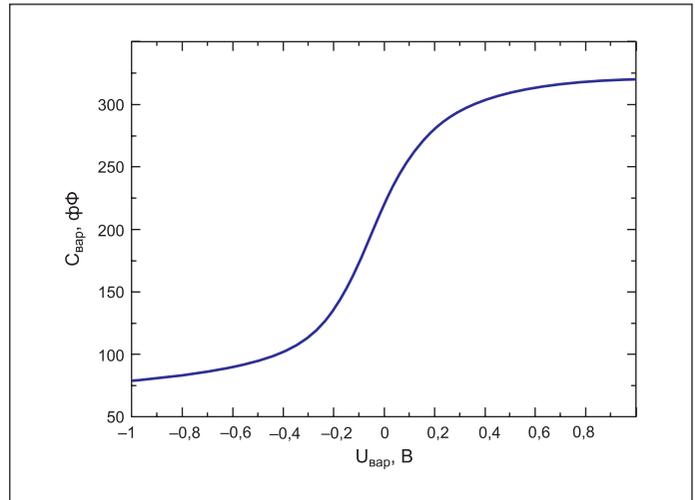


Рис. 16. Зависимость емкости варакторов, реализованных в 0,13-мкм процессе, от управляющего напряжения

## Литература

- Huang F.-H., Lin C.-K., Wu Y.-S., Wang Y.-C., Chan Y.-J. A W-band injection-locked frequency divider using gaas phemts and cascade circuit topology // IEEE Microwave and Wireless Components Letters. 2007. Vol. 17. No. 12.
- Seo M., Urteaga M., Young A., Rodwell M. A 305–330+ ghz 2:1 dynamic frequency divider using inp hbt // IEEE Microwave and Wireless Components Letters. 2010. Vol. 20. No. 8.
- Seo M., Urteaga M., Rodwell M., Choe M.-J. A 300 ghz pll in an inp hbt technology. Microwave Symposium Digest (MTT). IEEE MTT-S International, June 2011.
- D'Amore M., Monier C., Lin S., Oyama B., Scott D., Kaneshiro E., Gutierrez-Aitken A., Oki A. A 0.25 um inp dhbt 200ghz+ static frequency divider. Compound Semiconductor Integrated Circuit Symposium (CISC 2009). Annual IEEE, 2009.
- Knapp H., Meister T., Liebl W., Aufinger K., Schaefer H., Bock J., Boguth S., Lachner R. 168 ghz dynamic frequency divider in sige: c bipolar technology. Bipolar/BiCMOS Circuits and Technology Meeting (BCTM 2009). IEEE, 2009.
- Feng P.-H., Liu S.-I. A 300 GHz Divide-by-2 ILFD Using Frequency Boosting Technique // IEEE Microwave and Wireless Components Letters. 2013. Vol. 23. No. 11.
- Messinger T., Antes J., Wagner S., Leuther A., Kallfass I. Wideband 200 GHz injection-locked frequency divide-by-two MMIC inGaAs mHEMT technology. IEEE 15<sup>th</sup> Mediterranean Microwave Symposium (MMS), 2015.
- Von Büren G., Kromer C., Ellinger F., Huber A., Schmatz M., Jäckel H. A Combined Dynamic and Static Frequency Divider for 40GHz PLL in 80nm CMOS. IEEE International Solid State Circuits Conference 2006. Digest of Technical Papers, 2006.
- Seo H., Seo S., Yun J., Rieh J.-S. A 90-nm CMOS 144 GHz Injection Locked Frequency Divider with Inductive Feedback // Journal of Semiconductor Technology and Science. 2011. No. 11 (3).
- Yamamoto K., Fujishima M. 70 GHz CMOS harmonic injection-locked divider. Proc. ISSCC Dig. Tech Papers, Feb. 2006.
- Wang C.-H., Chen C.-C., Lei M.-F., Chuang M.-C., Wang H. A 66–72GHz divide-by-3 injection-locked frequency divider in 0.13-m CMOS technology. Proc. IEEE Asian Solid-State Circuits Conf., Nov. 2007.
- Pellerano S., Mukhopadhyay R., Ravi A., Laskar J., Palaskas Y. A 39.1-to-41.6 GHz fractional-N frequency synthesizer in 90 nm CMOS. Proc. ISSCC Dig. Tech. Papers, Feb. 2008.
- Wu C.-Y., Yu C.-Y. Design and analysis of a millimeter-wave direct injection-locked frequency divider with large frequency locking range // IEEE Trans. Microw. Theory Tech. 2007. Vol. 55.
- Hui W., Hajimiri A. A 19 GHz 0.5 mW 0.35 m CMOS frequency divider with shunt-peaking locking-range enhancement // Proc. ISSCC Dig. Tech. Papers. 2001. Vol. 471.
- Chen C.-C., Tsao H.-W., Wang H. Design and analysis of CMOS frequency dividers with wide input locking ranges // IEEE Trans. Microw. Theory Tech. 2009. Vol. 57.
- Hsieh H.-H., Chen H.-S., Lu L.-H. A V-band divide-by-4 direct injection-locked frequency divider in 0.18-m CMOS // IEEE Trans. Microw. Theory Tech. 2011. Vol. 59.
- Decanis U., Ghilioni A., Monaco E., Mazzanti A., Svelto F. A low-noise quadrature VCO based on magnetically coupled resonators and a wideband frequency divider at millimeter waves // IEEE J. Solid-State Circuits. 2011. Vol. 46.
- Ghilioni A., Decanis U., Mazzanti A., Svelto F. A 4.8 mW inductorless CMOS frequency divider-by-4 with more than 60% fractional bandwidth up to 70 GHz. Proc. IEEE Custom Integrated Circuits Conf., Sep. 2012.
- Wu L., Luong H. C. Analysis and Design of a 0.6 V 2.2 mW 58.5-to-72.9 GHz Divide-by-4 Injection-Locked Frequency Divider With Harmonic Boosting // IEEE Transactions on Circuits and Systems. 2013. Vol. 60. No. 8.
- Hui W., Lin Z. A 16-to-18 GHz 0.18-m Epi-CMOS divide-by-3 injection-locked frequency divider. Proc. ISSCC Dig. Tech Papers, 2006.
- Lin Y.-H., Wang H. Design and Analysis of W-Band Injection-Locked Frequency Divider Using Split Transformer-Coupled Oscillator Technique // IEEE transactions on microwave theory and techniques. 2018. Vol. 66. No. 1.
- Yu X., Zhou J., Yan X., Lim W. M., Do M. A., Yeo K. S. Sub-mW Multi-GHz CMOS Dual-Modulus Prescalers Based on Programmable Injection-Locked Frequency Dividers // IEEE Radio Frequency Integrated Circuits Symposium, 2008.
- Pellerano S., Levantino S., Samori C., Lacaita A. L. A 13.5-mW 5-GHz Frequency Synthesizer with Dynamic-Logic Frequency Divider // IEEE J. of Solid-State Circuits. 2004. Vol. 39. No. 2.
- Krishnapura N., Kinget P. R. A 5.3-GHz Programmable Divider for HiPerLAN in 0.25 um CMOS // IEEE J. of Solid-State Circuits. 2000. Vol. 35.
- Tiebout M. 480 μW 2 GHz ultralow power dual-modulus prescaler in 0.25 μm standard CMOS // IEEE 2001 Symposium on Circuits and Systems. 2000. Vol. 5.
- Rategh H. R., Samavati H., Lee T. H. A CMOS frequency synthesizer with an injection-locked frequency divider for a 5-GHz wireless LAN receiver // IEEE J. of Solid-State Circuits. 2000. Vol. 35.
- Imani A., Hashemi H. Distributed Injection-Locked Frequency Dividers // IEEE Journal of Solid-State Circuits. 2017. Vol. 52. Iss. 8.
- Jeong J., Kwon Y. V-Band High-Order Harmonic Injection-Locked Frequency-Divider MMICs With Wide Bandwidth and Low-Power Dissipation // IEEE Transactions on microwave theory and techniques. 2005. Vol. 53. No. 6.
- Wu L., Luong H. C. Analysis and Design of a 0.6 V 2.2 mW 58.5-to-72.9 GHz Divide-by-4 Injection-Locked Frequency Divider With Harmonic Boosting // IEEE Transactions on Circuits and Systems. 2013. Vol. 60. No. 8.
- Mayr P., Weyers C., Langmann U. A 90 GHz 65 nm CMOS injection-locked frequency divider. Proc. ISSCC Dig. Tech. Papers. 2007.

31. Yamamoto K. Fujishima M. 70 GHz CMOS harmonic injection-locked divider. Proc. ISSCC Dig. Tech Papers, 2006.
32. Hsieh H.-H., Chen H.-S., Lu L.-H. A V-band divide-by-4 direct injection-locked frequency divider in 0.18- $\mu$ m CMOS // IEEE Trans. Microw. Theory Tech. 2011. Vol. 59.
33. Yu C.-A., Luo T.-N., Chen Y.-J. E. A V-band divide-by-four frequency divider with wide locking range and quadrature outputs // IEEE Microwave and Wireless Letters. 2012. Vol. 22.
34. Chen H.-K., Chen H.-J., Chang D.-C., Juang Y.-Z., Yang Y.-C., Lu S.-S. A mm-wave CMOS multimode frequency divider. Proc. ISSCC Dig. Tech Papers, 2009.
35. Hsieh H.-H., Hsueh F.-L., Jou C.-P., Kuo F., Chen S., Yeh T.-J. et al. A V-band divide-by-three differential direct injection-locked frequency divider in 65-nm CMOS. Proc. IEEE Custom Integrated Circuits Conf., Sep. 2010.
36. Madden C.J., Snook D.R., Van Tuyl R.L., Le M.V., Nguyen L.D. A novel 75 GHz InP HEMT dynamic divider. GaAs IC Symp. Dig., 1996.
37. Cornish W. D. Microwave frequency dividers: devices and applications // IEEPROC. 1982. Vol. 129. Pt. F. No. 3.
38. Silva C. S., A. Lima R. A., Mosso M. M. Analogue Balanced Parametric Frequency Divider-by-Two Using PHEMT Nonlinear Reactance. SBMO/IEEE MTT-S International Microwave & Optoelectronics Conference (IMOC), 2009.
39. Lee W., Afshari E. Distributed Parametric Resonator: A Passive CMOS Frequency Divider // IEEE Journal of Solid-State Circuits. 2010. Vol. 45. No. 9.